Introduzione pratica all'impiego dei

CIRCUITI INTEGRATI DIGITALI

INTRODUZIONE PRATICA ALL'IMPIEGO DEI CIRCUITI INTEGRATI DIGITALI

F. HURE'

F3RH

INTRODUZIONE PRATICA ALL'IMPIEGO DEI CIRCUITI INTEGRATI DIGITALI

GRUPPO EDITORIALE JACKSON S.r.l.
Via Rosellini, 12 - 20124 MILANO

SOMMARIO

CAPITOLO I

GENERALITA' SUI CIRCUITI INTEGRATI LOGICI

CAPITOLO II

ESPERIMENTI CON DIFFERENTI TIPI DI PORTE
MATERIALE NECESSARIO

CAPITOLO III

GLI OSCILLATORI

CAPITOLO IV

CALCOLO E VISUALIZZAZIONE

INTRODUZIONE

Gli hobbisti impiegano, già da anni, i transistor con i quali si sono ormai familiarizzati. Sembrano, al contrario, ancora refrattari all'impiego pratico dei circuiti integrati. Questi ultimi, nati da una tecnica più complessa e miniaturizzata, per gran parte degli hobbisti sono componenti riservati ad un numero limitato di tecnici. Si pensa comunemente che questi componenti siano fragili e difficili da maneggiare per le loro piccole dimensioni e che i circuiti su cui sono montati siano più complessi di quelli noti agli amatori.

Si possono smentire decisamente queste erronee convinzioni. I circuiti integrati, al contrario, permettono delle soluzioni molto semplici a problemi insolubili prima della loro apparizione. Essi consentono la realizzazione di circuiti assai interessanti per l'amatore. Questi componenti non sono più fragili dei transistor e richiedono praticamente solo le normali precauzioni che solitamente si devono prendere per tutti i semiconduttori. L'uso dei circuiti integrati può essere più complesso solo in ragione del maggior numero di terminali molto vicini, ma ciò non costituisce ostacolo insormontabile.

Infine, è il caso di assicurare che non è necessario avere nozioni di matematica superiore per impiegare i circuiti digitali. Se la conoscenza dell'algebra di Boole rende più facile la comprensione dei risultati, essa non è comunque indispensabile.

Le definizioni di base che questo libro espone, sono comprensibili a tutti, e permettono un rapido apprendimento dei circuiti di base.

Questo libro, in sostanza, tende a demistificare il circuito integrato permettendo di comprenderne il funzionamento al pari di qualsiasi altro circuito.

Lo scopo è quello di fornire al maggior numero possibile di hobbisti le informazioni di base sui circuiti integrati digitali per metterli in grado di realizzare dei circuiti più semplici.

CAPITOLO I

GENERALITA' SUI CIRCUITI INTEGRATI LOGICI

Un sistema logico può essere chiamato più comunemente aritmetico o digitale, e può essere realizzato in diversi modi. Per esempio, in circuiti semplici con l'impiego di comuni interruttori, ma in questo caso le funzioni logiche sono limitate.

In un sistema logico più complesso, la soluzione si trova con l'impiego dei circuiti integrati digitali, che accomunano al pregio delle piccole dimensioni quello della durata.

I primi sistemi logici furono realizzati con componenti elettronici discreti, transistor, diodi, resistori...etc.. In seguito vennero realizzati con circuiti integrati, all'inizio relativamente semplici, quindi via via più complessi, pur conservando le medesime dimensioni.

Attualmente noi siamo ormai abituati ad impiegare dei circuiti integrati digitali che, su qualche mm^2, concentrano centinaia o migliaia di funzioni logiche.

Che cosa è un circuito integrato

E' la tecnica della diffusione epitassiale, che permette la realizzazione di un circuito elettronico completo su di una lamina di silicio (circuito integrato monolitico). Questo racchiude in sè tutte le funzioni del circuito integrato che ritroveremo sia in applicazioni professionali, sia in numerosi apparati in uso comune al grande pubblico.

Come già detto, un circuito integrato è costituito principalmente da transistor, resistori e diodi posti direttamente su di un supporto molto sottile di silicio e collegati fra loro in modo da formare un circuito, specifico di una funzione o di una operazione particolare.

Un montaggio impiegante un circuito integrato comprenderà di gran lunga più transistor e diodi di un montaggio equivalente con componenti convenzionali e di dimensioni maggiori. All'interno di un circuito integrato, in effetti, i transistor assolvono a numerose funzioni, ma non troveremo delle induttanze in quanto la loro realizzazione è impossibile nei limiti geometrici di così pochi mm^2. Lo stesso vale per i condensatori che superino il valore di alcune decine di picofarad, in quanto la loro superficie è troppo grande per le piccole dimensioni della piastra di un circuito integrato. Ogni qualvolta ciò è possibile,sono i transistor che si assumono queste funzioni, dato che è possibile realizzarne un gran numero su di una faccia più piccola di quella occupata dalle armature di un condensatore qualsiasi.

D'altra parte i transistor sono i componenti meno costosi su di un circuito integrato, e pertanto essi vengono impigati in molte applicazioni. Allorquando delle induttanze o dei condensatori di alti valori ed ingombri sono necessari alla realizzazione del circuito, questi vengono montati esternamente al circuito integrato.

I circuiti integrati si suddividono in due tipi fondamentali:
Circuiti integrati lineari realizzati essenzialmente per amplificare tensioni variabili a larga banda.
Circuiti integrati digitali: sono maggiormente rispondenti alla realizzazione di calcolatori, ma vengono ugualmente impiegati in apparati di misura, in radio TV o in equipaggiamenti industriali. E' su questi ultimi che fermeremo la nostra attenzione nei capitoli seguenti.

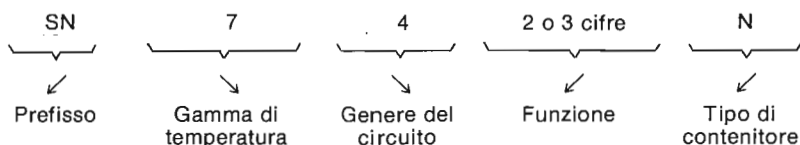
I circuiti integrati digitali

Esistono numerose famiglie di circuiti integrati digitali; citeremo le due serie più correnti che si suddividono in: TTL logica a transistor e transistor DTL logica a transistor e diodi (di più vecchia realizzazione).

La famiglia che meglio si presta alla sperimentazione è certamente la TTL, attualmente la più diffusa sul mercato per il costo accessibile.

Parimenti, fra le differenti famiglie TTL, la più adatta alla sperimentazione è la famiglia 74.

La numerazione dei TTL della Texas Instruments è la seguente: ogni caratteristica di questa famiglia è indicata da un numero (come ad esempio tipo 74 XXXX) ove entro le prime due o tre cifre viene specificata l'identità di ogni singola funzione. Oltre al prefisso c'è in genere anche un suffisso che dà il tipo del contenitore (ceramico o plastico).

Questa numerazione si schematizza nella seguente maniera:

Gamma di temperatura:
7 da 0° a 70°C
8 da − 25 a + 85°C
5 da − 55 a + 125°C

Genere del circuito:
4 Circuito logico
2 Amplificatori operazionali
5 Circuiti d'interfaccia
6 Circuiti di telecomunicazioni, radio, televisione.

Caratteristiche della famiglia 74

Vediamo le caratteristiche della famiglia 74. Il circuito integrato propriamente detto, all'interno del contenitore, si riduce a qualche mm^2 ed il contenitore è del tipo dual-in-line avente 14 o 16 terminali e a volte, per le funzioni più complesse, 24 terminali.

Il tipo più corrente è quello con un contenitore di 14 terminali. Esso si presenta come indicato in figura 1-1. La distanza fra un terminale e il successivo della stessa fila è di circa 2,54 mm mentre la distanza fra le due file di terminali è di circa 7,6 mm.

Le dimensioni di ingombro del contenitore sono molto importanti per la realizzazione del circuito stampato su cui l'integrato andrà montato. Il diametro dei fori sul circuito stampato dovrà essere di 0,7 mm.

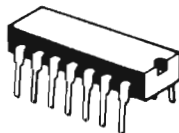



Fig. 1-1.

L'identificazione dei terminali deve essere fatta guardando il circuito integrato dal di sopra, e contando i terminali in senso inverso a quello in cui si muovono le lancette di un orologio, partendo dal punto in cui si trova la tacca di riferimento impressa sul contenitore. Il funzionamento di questo integrato è previsto entro una variazione di temperatura che va da 0° a 70° C.

Parametri elettrici

Le tensioni cui faremo cenno devono sempre intendersi positive rispetto alla massa, che dovrà essere collegata al polo negativo dell'alimentazione.

La tensione teorica massima che può essere applicata al polo positivo dell'alimentazione è di 7V. La tensione ottimale è di 5V con una tolleranza del ± 5% (corrispondente rispettivamente da 4,75 a 5,25V).

Prima di procedere all'elencazione dei vari parametri, soffermiamoci in un rapido studio della sua struttura elettrica o meglio elettronica. Per fissare meglio le idee, prendiamo come esempio il tipo della serie 7400, che si riferisce a quattro porte NAND a due entrate, il cui sistema logico è quello illustrato in figura 1-2. Ciascuna delle quattro porte è elettricamente realizzata come indicato in figura 1-3, nella quale si possono vedere i transistor multiemettitori (nel nostro caso sono due).

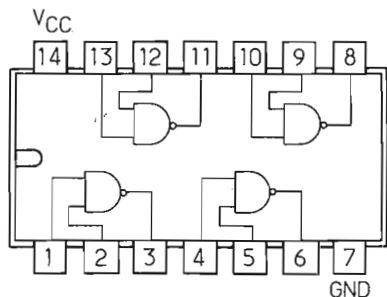



Figura 1-2

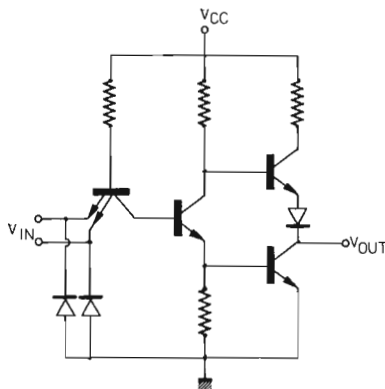



Figura 1-3

I diodi che si troveranno quasi certamente in parallelo a ciascun ingresso servono ad attenuare picchi di tensione negativa dovuti ad una specie di carica elettrica statica, o a correnti eccessive dovute al passaggio dallo stato alto allo stato basso di conduzione.

Difatti le oscillazioni che ne derivano potrebbero creare un segnale logico 1 provvisorio indesiderabile.

All'interno di questo tipo di circuito integrato, gli ingressi delle differenti porte lasciate libere si portano automaticamente ad un livello alto, di fatto ad una tensione di poco inferiore a quella di alimentazione.

Noi chiameremo "fan out" la capacità di un'uscita di assorbire correnti da un certo numero di carichi (che in generale sono gli ingressi delle altre porte logiche) a un livello logico 0, e anche la capacità di fornire correnti a un certo numero di carichi a un livello logico 1.
Un'uscita può essere collegata a più ingressi di altri circuiti; la sola limitazione è costituita dalla seguente regola: la somma delle entrate (fan in) di ingresso collegate alla stessa uscita deve essere inferiore o uguale all'uscita fan out dell'uscita considerata. In generale, ciascuna uscità ha un fan out uguale a 10; vale a dire che è in grado di pilotare un massimo di 10 entrate di altre porte, e di assorbire un minimo di 16 mA al livello logico 0.

Un altro parametro importante è quello dei tempi di propagazione, ovvero il tempo che passa in una certa porta per effettuare un cambiamento di livello a un ingresso e il cambiamento, che si verifica, se si verifica, del livello di uscita.

Questo tempo di propagazione, o ritardo, è variabile, e rientra nell'ordine di 10 nanosecondi, ma può essere molto importante per i risultati elaborativi di determinati progetti.

L'assorbimento di corrente è di qualche mA per ciascuna porta, o meglio di 3 mA per un'uscita a livello 0 e circa 1 mA quando l'uscita è a livello 1.

Le uscite delle porte potrebbero accidentalmente trovarsi in corto-circuito con la massa, senza danneggiare il circuito; ma se il corto-circuito persiste, non si può cortocircuitare più di una uscita per volta per uno stesso circuito integrato, e ciò per ragioni termiche. In generale non si possono effettuare questi corto-circuiti per un tempo superiore al secondo, al fine di evitare la distruzione del circuito integrato per effetto termico.

LE BASI DELL'ALGEBRA DI BOOLE

Dovremo apprendere i principi fondamentali della logica di Boole, sufficienti per meglio comprendere i risultati dei nostri esperimenti.

Essi saranno più facilmente assimilati dai lettori già in possesso di basi algebriche. Tuttavia, questi principi fondamentali non sono assolutamente indispensabili al proseguimento del nostro discorso di familiarizzazione sui circuiti integrati logici.

Costanti di Boole

Nell'algebra di Boole, così come nella matematica tradizionale, tutte le grandezze che si mantengono ad un certo valore fisso sono una costante. La differenza nell'ambito dell'algebra di Boole, sta nel fatto che si possono avere due sole costanti: 0 e 1.

Variabili di Boole

Nella matematica tradizionale, si definiscono grandezze variabili quelle suscettibili di variazioni, ma qui esse assumono il valore di una costante, in quanto nell'ambito dell'algebra di Boole, i valori possibili di costante sono solamente 1 e 0; noi chiameremo quindi variabile di Boole più semplicemente tutte quelle grandezze in grado d'assumere solamente i due valori: 0 e 1.

Un esempio della variabile di Boole è dato da un circuito in grado di chiudere o di aprire una linea elettrica.

Se abbiamo su di una stessa linea a disposizione due contatti elettrici in parallelo, con la possibilità di azionarli indipendentemente, ci sarà possibile assegnare i valori di 0 e 1, senza tener conto dello stato dell'altro, potendo così affermare che i due interruttori sono due variabili semplici ed indipendenti.

Conseguentemente, quando due variabili semplici di Boole sono interdipendenti, in modo che ad ogni valore di A corrisponda un certo valore di F, si potrà dire che la grandezza F è funzione di A, ossia:

$$F = f(A)$$

Alla variabile A e tutte quelle che si compotano allo stesso modo (B, C, ecc.) diamo il nome di variabili indipendenti poichè possono cambiare a piacimento entro i due stati logici.

Alla variabile F, si dà il nome di variabile dipendente, in quanto il suo valore dipende dallo stato delle variabili indipendenti della funzione.

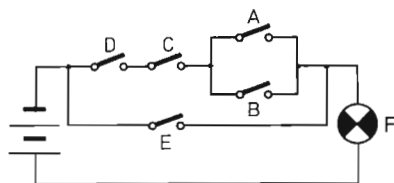



Figura 1-4.

Una funzione di Boole semplice come quella sin qui illustrata può dipendere così da più variabili. Per esempio, nella figura 1-4 la lampada F (variabile dipendente) può essere illuminata o spenta (stato 1 o 0) secondo la posizione aperta o chiusa degli interruttori A, B, C, D, E.

$$F = f(A, B, C, D, E)$$

I BLOCCHI LOGICI

Sono le costituenti elementari dei circuiti logici; dispongono di differenti entrate (che sono variabili indipendenti) e di una o due uscite complementari che costituiscono la variabile dipendente.

Due uscite sono dette complementari quando assumendo la prima il valore 1, la seconda assume il valore 0, o viceversa. La definizione si può estendere a due punti qualsiasi del circuito e non facenti parte necessariamente dello stadio finale d'uscita.

I blocchi logici fondamentali dei quali tratteremo sono tre:
Il prodotto logico o porta AND, che realizza la funzione:

$$A.B.C.D... = F$$

L'addizione logica o porta OR, che realizza la funzione:

$$A+B+C+D+... = F$$

L'uscita è allo stato 1 se almeno una delle entrate trovasi allo stato 1.

L'inversione o porta NOT; questo blocco presenta un solo ingresso ed una sola uscita che è costantemente complementare dell'ingresso.

La formula sarà:

$$A = \overline{F} \text{ oppure } \overline{A} = F$$

Il trattino riportato sopra la lettera indicante la variabile significa negazione. Il che è come dire per definizione che la variabile A corrisponde allo stato 1, mentre la variabile $\overline{A}$ corrisponde allo stato 0.

LE OPERAZIONI DI BOOLE

Le variabili di Boole (A,B,C,F...etc.) possono essere moltiplicate o sommate fra loro, o con una delle due costanti (0 o 1).

Le operazioni rappresentano i metodi per trasformare o combinare fra loro le grandezze.

Le operazioni dell'algebra di Boole, hanno un significato diverso di quello alle quali siamo abituati nell'ambito della matematica tradizionale. Si opera solo convenzionalmente al fine di definire l'azione dei tre blocchi logici fondamentali o delle loro combinazioni. Di conseguenza, non esiste un'operazione di Boole che si dissoci dai blocchi logici corrispondenti. In definitiva, avremo solamente tre operazioni possibili:

inversione logica (blocco di inversione)

somma logica (porta OR)

prodotto logico (porta AND)

L'operazione di inversione

Come già detto precedentemente, le singole operazioni di inversione sono indicate con un tratto posto sopra la costante, la variabile o la funzione da invertire. La definizione è la seguente:

$$\overline{1} = 0$$

che si legge: non 1 = 0 oppure 1 barra (e non 1 barrato) = 0.

Questa operazione è anche chiamata "complemento", poichè vi sono due valori: il complemento di una variabile è il valore che questa variabile non ha.
Così, il complemento di $\overline{0}$ è 1; il complemento di $\overline{1}$ è 0.

L'operazione AND o prodotto logico

Si chiama prodotto logico di due variabili di Boole la funzione:

$$F = A.B$$

Il prodotto logico di due o più variabili equivale alla realizzazione elettrica di un circuito con dei contatti in serie, come indicato in figura 1-5. Conseguentemente la formula risultante sarà F = A x B x C

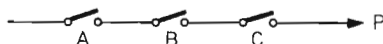



Figura 1-5

ove A, B, C sono i termini del prodotto.

Affinchè P (prodotto) sia uguale a 1, è necessario che tutti i termini del prodotto siano essi stessi eguali a 1.

Avendo due variabili, si possono verificare solamente quattro casi:

$$0 \times 0 = 0$$
$$0 \times 1 = 0$$
$$1 \times 0 = 0$$
$$1 \times 1 = 1$$

Proprietà del prodotto logico

Se il prodotto logico dà come risultato 1, le due variabili devono essere 1:

se $A \,.\, B = 1$, si avrà $A = 1$ e $B = 1$

Citiamo le formule di altre proprietà che sono delle interpretazioni evidenti:

$$A \,.\, 0 = 0$$
$$A \,.\, 1 = 1$$
$$A \,.\, A = A$$
$$A \,.\, \overline{A} = 0$$

I punti che indicano il prodotto logico (così come nell'algebra ordinaria) possono essere soppressi.

Proprietà commutativa. Il prodotto non cambia se si cambia l'ordine dei fattori.

$$A \,.\, B = B \,.\, A$$

Proprietà associativa. I prodotti sulle variabili e sulle costanti possono essere effettuati a gruppi senza cambiare il risultato:

$$ABC = (AB)C = A(BC) = (AC)B$$

la figura 1,6 è equivalente al prodotto (AB)C.

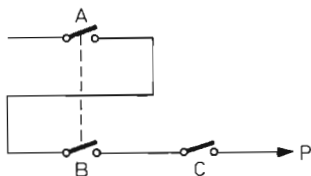



Figura 1-6

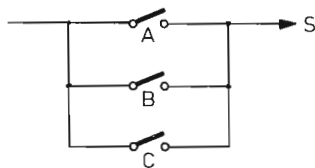



Figura 1-7

L'operazione OR o somma logica

Si chiama somma logica di due variabili di Boole indipendenti A e B la funzione:

$$F = A + B$$

La somma logica di due o più variabili equivale alla realizzazione elettrica di contatti posti in parallelo, come indicato nella figura 1-7.

Una tale somma si scriverà $S = A + B + C \ldots$, dove A, B, C sono i termini della somma logica.

Con due variabili si possono verificare le seguenti combinazioni:

$$0 + 0 = 0$$
$$0 + 1 = 1$$
$$1 + 0 = 1$$
$$1 + 1 = 1$$

Si può dire che la somma logica di due o più grandezze di Boole è 1 se una o più d'una di queste grandezze vale 1.

Proprietà della somma logica. Se $A + B + C = 0$, si avrà che $A = 0$, $B = 0$, $C = 0$.

Altre proprietà:

$$A + 0 = A$$
$$A + 1 = 1$$
$$A + A = A$$
$$A + \overline{A} = 1$$

Come è facile dedurre per intuizione.

Proprietà commutativa. I risultati non cambiano cambiando l'ordine dei termini:

$$A + B + C = A + C + B =$$
$$= B + C + A = C + A + B$$

Proprietà associative. Se si sostituiscono fra loro due termini con la loro somma, il risultato finale non cambia:

$$A + B + C = (A + B) + C =$$
$$= A + (B + C) = (A + C) + B$$

La figura 1-8 rappresenta una di queste forme.

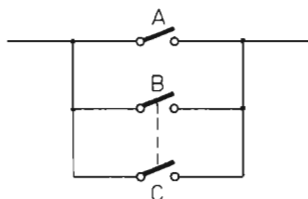



Figura 1-8.

Oltre alle operazioni fondamentali, ne esistono altre che tuttavia non possono effettuarsi che a mezzo di più blocchi fondamentali.

Di queste operazioni, che sono l'OR Esclusivo, il NAND e il NOR parleremo in seguito.

I teoremi dell'algebra di Boole

Questi teoremi vengono forniti senza dimostrazione.

Primo teorema:

$$A + AB = A$$

Quando in una somma si ritrova un termine con un suo multiplo, quest'ultimo può venir trascurato.

Secondo teorema:

$$A + \bar{A}B = A + B$$

Quando la somma è composta da una variabile vera e un multiplo della sua forma falsa, si trascura la forma falsa.

Terzo teorema:

$$A\,(B + C) = AB + AC$$

corrispondente come risultato a quello che si ottiene con l'algebra ordinaria.

Se uno dei termini è uguale al moltiplicatore, si otterrà:

$$A\,(A + B) = A + AB = A$$

ciò risulta dal fatto che, secondo l'algebra di Boole, una variabile moltiplicata per se stessa, non dà il suo quadrato ma rimane inalterata.

Quarto teorema:

Per aggiungere un termine ad un prodotto, si aggiunge il termine stesso a ciascuno dei fattori e quindi si fa il prodotto dalla somma ottenuta:

$$A + BC = (A + B)\,(A + C)$$

Da questo teorema derivano le applicazioni pratiche di amplificazione dei circuiti complessi. In effetti non è necessario ricordare che ad ogni operazione logica fondamentale corrisponde sempre uno dei circuiti porta descritti precedentemente. Per esempio, il primo teorema ci dice che un'AND e un'OR possono essere sostituite da un filo di collegamento diretto.

L'applicazione del secondo teorema, ci permette di evitare l'impiego di un AND e di un invertitore, e cosl di seguito.

Teoremi complementari di semplificazione:

$$\overline{AB} + B = \bar{A} + \bar{B}$$
$$AB + \bar{A} = \bar{A} + B$$

I livelli logici

Si parla di sistemi ANALOGICI allorchè le grandezze in gioco variano con continuità e possono assumere infiniti valori. E' il caso ad esempio di amperometri e voltmetri elettromagnetici. Al contrario, si parla di sistemi LOGICI, quando sono presenti delle grandezze che non hanno che due valori, chiamati stati o livelli logici:

Stato 1 = alto = presenza di tensione

Stato 0 = basso = assenza di tensione

Le tensioni di cui parleremo, dovranno sempre essere considerate positive rispetto alla massa, che dovrà essere collegata al negativo dell'alimentazione.

Questa è la cosiddetta logica positiva.

In conseguenza di quanto detto, si avrà che la caratteristica dei circuiti logici è data dallo stato dell'uscita, ove si registri la presenza o l'assenza di tensione, in funzione di un codice applicato sugli ingressi che esamineremo in seguito.

Per il momento, al fine di comprendere ciò che stiamo esponendo, è necessario sapere che la tensione "presente" o "assente" è indicata, all'interno di un circuito digitale,

dal segno "0", quando questa tensione non esiste, e dal segno "1", se la tensione esiste. Conviene precisare che la condizione (noi diremo preferibilmente di stato o livello logico) "0", s'intende quando la tensione letta è compresa tra 0 e 0,8V; definiremo diversamente lo stato a livello logico "1", quando questa tensione è compresa tra 2,4V e 5V, vale a dire corrispondente alla tensione di alimentazione.

Va precisato che i livelli non sono definiti da valori precisi bensì compresi tra un minimo ed un massimo. Per esempio si avrà livello logico "0" allorchè la differenza di potenziale dell'ingresso o dell'uscita considerata sarà inferiore a 0,8V. Al contrario, un ingresso sarà considerato a livello logico "1", se la tensione entro massa sarà superiore ai 2,4V.

Si ribadisce il fatto che non esistono condizioni intermedie; ciò significa che se si applica per esempio all'ingresso una tensione che da 4V cade a 2,8V, la porta rimarrà sempre allo stato 1, e se la tensione da 0,2V si eleva a 0,8V essa rimarrà sempre allo stato 0.

La gamma di tensione comprese tra 0,8 e 2,4V è una zona di funzionamento instabile entro la quale l'integrato non assicura alcuno dei due stati logici.

Otteniamo quindi che lo stato 0 si intende per una tensione compresa tra lo 0 e 0,8V, mentre per lo stato 1, questa tensione è compresa tra 2,4V e 5V.

Queste nozioni sui livelli richiedono qualche precisazione. Di ogni circuito, le caratteristiche fornite dal costruttore riportano due dati essenziali:

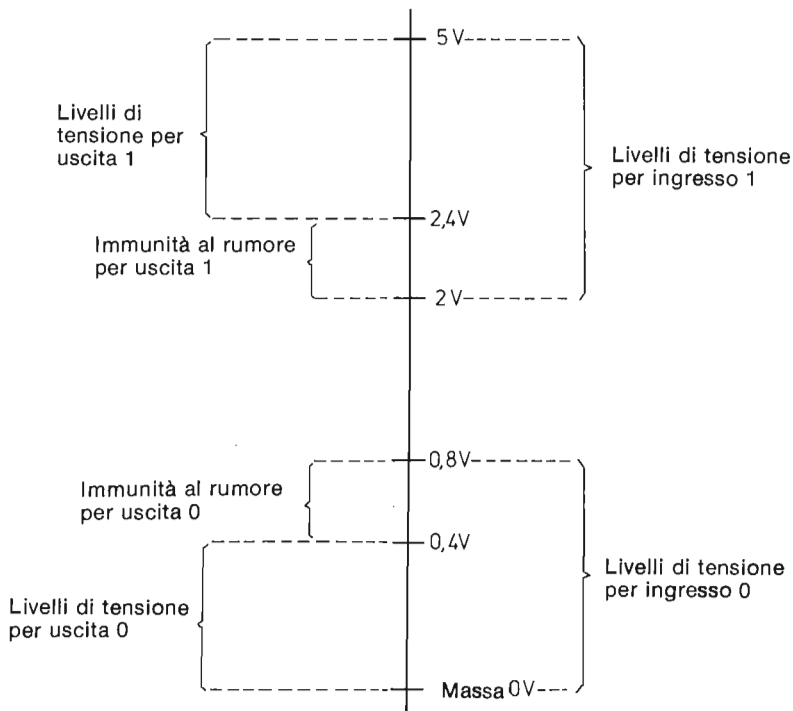



Figura 1-9

— il valore massimo della tensione d'ingresso allo stato 0

— il valore minimo della tensione d'ingresso allo stato 1.

Si dirà per esempio, 0,8V per il primo, e 2V per il secondo. Se ne deduce che in questi termini la gamma di funzionamento instabile è compresa tra 0,8V e 2V. In realtà questi valori tengono conto di un certo margine di sicurezza. Così è probabile che lo stato 0 potrà essere mantenuto anche con una tensione leggermente superiore a 0,8V e lo stato 1 con una tensione leggermente inferiore a 2V.

Ugualmente i fabbricanti precisano, per ciascun tipo di circuito, il livello di uscita basso e il livello di uscita alto. Questi valori sono diversi dai precedenti entro una tolleranza del ± 0,4V. Così se si ammettono 0,8V e 2V come valori di tensioni d'ingresso, la tensione di uscita per il livello logico basso sarà di 0,4V e per il livello logico alto più di 2,4V.

Questo margine definito come "immunità al rumore", ci permette di evitare che una tensione parassita venga a sovrapporsi alla tensione di uscita in modo che quest'ultima possa assumere un livello errato. Queste nozioni di immunità al rumore sono graficamente espresse in figura 1-9. Si noti che esiste una differenza di 400 mV fra il livello che un circuito logico garantisce come uscita e quello che richiede sul suo ingresso.

Da ciò si può dedurre che per una tensione parassita di 400 mV, il funzionamento rimane normale e potrà essere alterato solo da tensioni che superano detto valore.

Ugualmente i costruttori precisano l'intervallo dei valori di tensione che non è conveniente superare al fine di evitare la distruzione del circuito. Tali valori si aggirano normalmente tra − 0,5V per la più bassa, e +5V per la più elevata.

Precauzioni da prendere nell'impiego dei circuiti integrati

I piedini dei circuiti integrati sono molto vicini gli uni agli altri: 2,5 mm fra due piedini successivi nel contenitore a due file di terminali. In queste condizioni è necessario prendere alcune precauzioni per infilare o sfilare un integrato nel suo supporto, senza correre il rischio di ripiegare i terminali. E' bene raddrizzare i piedini con una pinza, ma ciò non sempre è possibile ed inoltre è un lavoro di una certa complessità che non può essere ripetuto frequentemente.

Al fine di evitare questi inconvenienti, converrà impiegare dei supporti per circuiti integrati costruiti appositamente per questo uso e facilmente reperibili in commercio. Questo prodotto, largamente impiegato anche nei circuiti sperimentali, renderà assai facile l'operzione di montaggio e smontaggio senza pericolo di danneggiare gli integrati

Precauzioni da prendere durante gli esperimenti con i circuiti integrati

Ecco alcune regole elementari da osservare, nel corso degli esperimenti con i circuiti integrati, al fine di evitarne eventuali danneggiamenti.

— Non portare mai un ingresso a un potenziale superiore a 5,5V, anche se il circuito non è alimentato.

— Non portare mai un ingresso a un potenziale inferiore a −1V, anche se il circuito non è alimentato.

— Non collegare mai un'uscita ad un potenziale superiore a 5,5V.

— Non collegare un' uscita alla massa.

— Non collegare insieme due uscite.

— Non collegare mai un'uscita ad un generatore.

— Prestare la massima attenzione nel collegare l'alimentazione ai terminali, rispettando le tensioni indicate dalla casa costruttrice.

— Non superare mai con una tensione di alimentazione il valore di 6V.

— E' consigliabile non collegare direttamente i +5V agli ingressi, ma tramite un resistore da 4,7 kΩ posto in serie.

— Nei circuiti DTL oTTL "dual in line", l'alimentazione è generalmente collegata al piedino 7 e 14 (positivo al 14, negativo al 7) per i circuiti a 14 piedini, e 16 e 8 per i circuiti a 16 piedini. Vi sono tuttavia delle eccezioni; verificare sempre la classificazione dei piedini.

Contrariamente ai transistori che vi vengono rappresentati visti dal di sotto, i circuiti integrati vengono rappresentati visti dalla parte superiore e la numerazione ha inizio dalla tacca (incavo,fig. 1-1).

Vicino all'incavo a destra vi è il terminale 1 e a sinistra il terminale 14 (o 16).

— Utilizzare un saldatore di media potenza (15-20W) in cui la punta sia ben isolata elettricamente. Attendere una decina di secondi prima di passare da una saldatura alla seguente.

LE PORTE DIGITALI.

Incominciamo a considerare i circuiti logici che nell'ambito dei circuiti integrati sono chiamati "porte", vale a dire i circuiti logici a più ingressi e una sola uscita. Nei nostri esempi consideriamo delle porte a due ingressi, ma è opportuno precisare che esistono porte con tre, quattro, cinque e più ingressi.

Lo stato dell'uscita dipende dalla presenza o dall'assenza della tensione in funzione di un codice applicato all'ingresso. Gli stati rispettivi (0 oppure 1) dei differenti ingressi e uscite sono rilevati in una tabella chiamata "tabella della verità".

Porta AND

Una porta AND è rappresentata graficamente come si può vedere in figura 1-10. Essa può avere un numero illimitato di ingressi. L'uscita prenderà lo stato 1 solo quando tutti i suoi ingressi sono nella condizione 1. Se uno solo dei suoi ingressi è allo stato 0, noi avremo ugualmente l'uscita allo stato 0.

Figura 1-10.

La tabella della verità è la seguente.

A	B	S
0	0	0
0	1	0
1	0	0
1	1	1

Il simbolo della porta AND può essere concretizzato dal semplice circuito elettrico della figura 1-11.

Si nota immediatamente che la lampada si accende solamente quando i due interruttori sono chiusi (stato 1 dei due ingressi), (stato 1 di uscita). Questa situazione corrisponde all'ultima linea della tabella della verità. Negli altri casi, la lampada rimane spenta (stato 0).

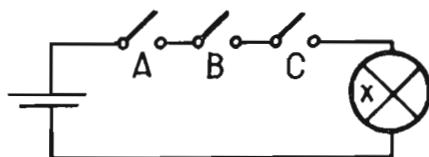



Figura 1-11

Conviene rammentare che il sistema logico che abbiamo adottato e che utilizzeremo sempre per il futuro, senza particolari precisazioni, è di tipo positivo.

Dovendo citare un sistema logico negativo, noi preciseremo richiamandoci alla figura 1-11, che gli interrutori chiusi corrispondono allo stato 0, e che la lampada s'accende allo stato 0.

Porta OR

Il secondo tipo di porta che incontriamo è la porta OR.

Questa, seconda logica, è rappresentata graficamente in figura 1-12, che in questo caso particolare consideriamo ancora avente due ingressi, mentre nella realtà essa può averne un numero illimitato.

Figura 1-12

La tabella della verità corrispondente è la seguente.

A	B	S
0	0	0
1	0	1
0	1	1
1	1	1

Noi potremo ancora concretizzare la nostra logica con il circuito elettrico rappresentato dalla figura 1-13.

Possiamo facilmente notare come la chiusura di un solo interruttore (stato 1) accende la lampada (stato 1) accende la lampada (stato 1). La lampada sarà quindi spenta

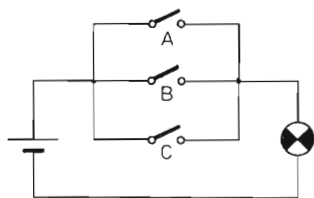



Figura 1-13

(stato 0), solamente nel caso che tutti gli interruttori siano aperti (stato 0); a questa condizione corrisponde la prima linea della tabella della verità.

La rappresentazione grafica di una porta OR si distingue da quella di una porta AND per la base ad arco teso del lato ingressi e la sua forma appuntita all'uscita.

Porta INVERTITORE

Esistono delle porte invertitori in cui lo stato dell'uscita è contrario a quello di ingresso. In questi casi si ha sempre un solo ingresso.

Se all'ingresso si ha lo stato 0, all'uscita si trova lo stato 1 e viceversa.

I simboli con i quali vengono rappresentati graficamente gli INVERTITORI è quello rappresentato in figura 1-14 (a-b) e la tabella della verità è la seguente:

A	S
0	1
1	0

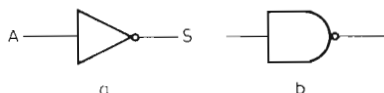



Figura 1-14

Porta NAND

Esistono delle porte che risultano dall'unione delle precedenti. Fra queste troviamo le porte NAND, sono il risultato dell'unione di una porta AND con un INVERTITORE posto all'uscita, secondo la combinazione schematica che si vede in figura 1-15.

Figura 1-15

Figura 1-16

La porta NAND è rappresentata graficamente in figura 1-16, in modo apparentemente identico ad una porta AND, ma avente la sola differenza che l'uscita fa capo ad un circolino. Quest'ultimo specifica che l'uscita si trova invertita rispetto ad una porta AND, per cui diremo che per le stesse condizioni d'ingressso di questa, avremo all'uscita lo stato 0 quando l'ingresso è allo stato 1 e viceversa.

La tabella della verità d'una porta NAND è la seguente:

A	B	S
0	0	1
1	0	1
0	1	1
1	1	0

Se si confronta quest'ultima tabella con quella della porta AND, si può constatare che le colonne relative allo stato d'uscita hanno entrambe dei livelli opposti.

Quale considerazione generale, si può dire che per un circuito NAND, un ingresso qualsiasi a 0 dà un'uscita S = 1.

Porta NOR

La porta NOR equivale ad una porta OR seguita da un INVERTITORE. Come si può notare sulla rappresentazione grafica in figura 1-17, la porta NOR si differenzia dalla porta OR per la presenza, sull'uscita NOR di un cerchio, il che significa che il segnale d'uscita è di uno stato invertito rispetto a quello che si avrebbe con una porta OR.

Figura 1-17

La tabella della verità d'una porta NOR è la seguente:

A	B	S
0	0	1
1	0	0
0	1	0
1	1	0

Porta OR ESCLUSIVO

Esiste un ultimo tipo di porta, in realtà un po' speciale, avente come simbolo grafico quello rappresentato in figura 1-18. Questa si differenzia dalla porta OR per l'aggiunta alla base dei due ingressi, di un secondo arco che accompagna il contorno del disegno.

Figura 1-18

La porta OR ESCLUSIVO si distingue dalla OR semplice per il fatto che non si ha bisogno che d'un ingresso allo stato 1 per avere 1 all'uscita. La differenza con l'OR è che quest'ultimo può avere più di un ingresso allo stato 1 mentre nell'OR ESCLUSIVO un solo ingresso deve essere allo stato 1 per avere 1 all'uscita.

La tabella della verità dell'OR ESCLUSIVO è la seguente:

A	B	S
0	0	0
1	0	1
0	1	1
1	1	0

Porta NOR ESCLUSIVO

Come si può dedurre, la differenza fra una porta OR ESCLUSIVO consiste essenzialmente nel fatto che la porta NOR ESCLUSIVO viene rappresentata, graficamente, portante un circolino sul bordo d'uscita, indicante che il segnale, qui presente, porterà uno stato inverso rispetto a quello dell'OR ESCLUSIVO. Di conseguenza la tabella della verità della porta NOR ESCLUSIVO si trova invertita rispetto alla precedente, come indicata di seguito:

A	B	S
0	0	1
1	0	0
0	1	0
1	1	1

Il simbolo grafico è quello della figura 1-19.

Figura 1-19

Tutte le porte che abbiamo studiato, possono essere realizzate in più esemplari entro un solo circuito integrato. E' così possibile trovare dei Circuiti Integrati che contengono 4 NAND, altri ne contengono solo 2, altri ancora possono contenere 4 NAND ed un NOR...etc..

Grazie a queste nozioni possiamo considerare che la prima parte della nostra esposizione, anche se forzatamente astratta e noiosa, è terminata. Tuttavia queste nozioni sono utilissime.

Possiamo quindi passare alla fase sperimentale delle nozioni acquisite teoricamente.

Rappresentazione grafica del funzionamento di una porta

Per comprendere meglio il funzionamento di una porta e dare una più chiara interpretazione di una tabella della verità, è interessante impiegare una rappresentazione grafica delle variazioni di tensione d'ingresso e d'uscita in funzione del tempo, così come si fa, per esempio, nel corso degli studi sulla corrente alternata per l'apprendimento delle prime nozioni di elettricità.

Il diagramma che noi utilizzeremo è assai semplice, in quanto considereremo solamente i valori assoluti di tensione e di tempo. E' sufficiente avere un valore relativo entro i differenti stati d'ingresso e d'uscita.

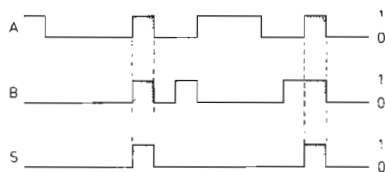



Figura 1-20

Così l'esame di tre diagrammi della figura 1-20, A, B, e S, ci rivelano per ogni ingresso il passaggio dallo stato 0 allo stato 1, o viceversa. Constatiamo che l'uscita passa allo stato 1, solamente quando i due ingressi sono essi stessi allo stato 1. Questo grafico corrisponde al funzionamento d'una porta AND, che studieremo più avanti.

Questa forma di rappresentazione grafica, permette di interpretare rapidamente l'evoluzione degli stati di ingresso e di uscita d'un sistema logico, senza che sia necessario sviluppare delle lunghe spiegazioni.

Nel caso in oggetto, il diagramma può prendere in esame anche una scala dei tempi, al fine di conoscere il preciso in cui avvengono i cambiamenti di stato logico.

CAPITOLO II

ESPERIMENTI CON DIFFERENTI TIPI DI PORTE E MATERIALE NECESSARIO

SCATOLA DI CONNESSIONI PER MONTAGGI SPERIMENTALI

I circuiti integrati che useremo nel corso delle prime realizzazioni devono poter essere cambiati senza dover ricorrere sempre a saldature e dissaldature.

Una scatola di connessioni come quella che si vede in figura 2-1. costituisce una soluzione ideale.

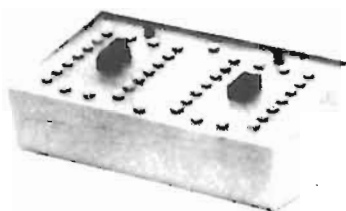



Figura 2-1

L'elenco dei componenti costituenti questo insieme è il seguente:

- Scatola TEKO, tipo 362
- 1 Circuito stampato che sostiene 2 supporti di circuiti integrati, 14 spine dorate, 32 boccole dorate diametro 2 mm, 2 diodi elettroluminescenti di prove.

Le connessioni si effettuano con dei cavetti flessibili che permettono più connessioni su una stessa boccola.

Per chi desidera realizzare il circuito stampato è possibile riferirsi alla figura 2-31 per quanto riguarda la disposizione di tutti gli elementi.

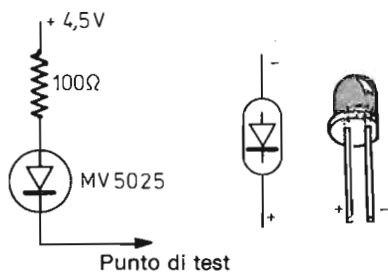



Figura 2-2

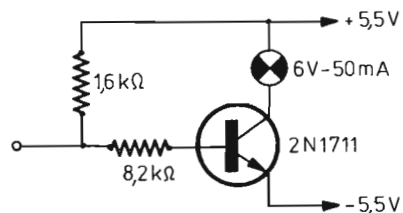



Figura 2-3

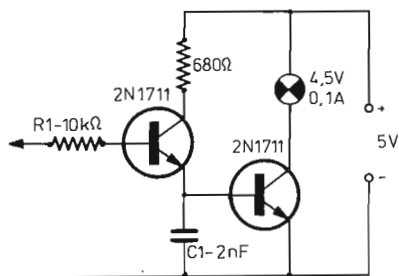



Figura 2-4

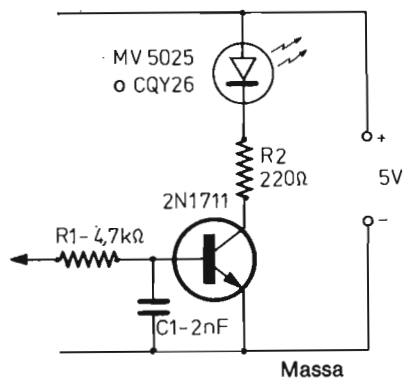



Figura 2-5

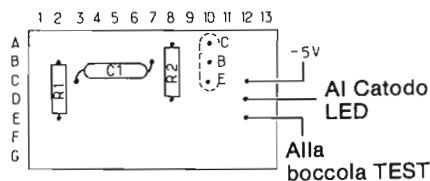



Figura 2-6a

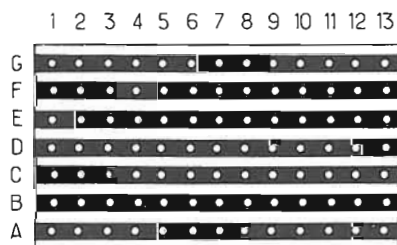



Figura 2-6b

Segnalatore logico

Per verificare il funzionamento dei circuiti integrati TTL, è necessario poter rilevare se i differenti ingressi ed uscite sono allo stato 1 o 0, o meglio se vi è, oppure no, presenza di tensione.

Lo stato dell'uscita può essere osservato come segue:

- con l'impiego di un voltmetro, avente una resistenza di almeno 20.000 Ω/V;
- con l'impiego di un circuito semplice, come quello rappresentato in figura 2-2, avente in serie un diodo led all'arseniuro di gallio (tipo mV 5025).

Se il diodo si accende, si ha lo stato 0 in uscita.

- oppure utilizzando il circuito indicato in figura 2-3. Il transistor dovrà essere del tipo NPN (in genere il 2N1711), e tale da permettere il passaggio di una corrente di 100 mA; la lampada spia si accenderà con 6V,50mA.

Se la lampada si accende si ha il livello 1 in uscita.

- si possono realizzare un segnalatore o indicatore logico con maggiore sensibilità, come ad esempio quello indicato in figura 2-4, costituito da due transitori Q1 2N 1711 e Q_2 2N 2218, o ancora il ZN 1711 come indicato in figura 2-4.

La spia è costituita da una lampadina da 4,5V - 0,1A.

Il resistore da 10kΩ verrà collegato tramite un collegamento volante all'uscita del circuito logico.

Il condensatore C_1 serve ad evitare che tensioni parassite possano giungere da un altro filo sottoposto a tensione alternata.

Esporremo più tardi, nella fase costruttiva del nostro simulatore, la realizzazione di un blocco raggruppante un certo numero di indicatori.

L'inconveniente di un indicatore o segnalatore a lampada è l'eccessivo consumo. Al contrario, un indicatore logico a diodo LED, anche se più costoso, offre il vantaggio di consumare meno corrente.

Uno schema di questo genere è rappresentato in figura 2-5.

Un esempio di realizzazione pratica del circuito della figura precedente è rappresentato nella figura 2-6.

Questo indicatore logico sarà rappresentato in seguito come nella figura 2-7.

La connessione indicata corrisponde all'estremità di R1 delle figure precedenti.

Alimentatore stabilizzato a 5V per circuiti integrati

Per i diversi esperimenti che effettueremo sui circuiti integrati necessita un'alimentazione a 5V c.c. Nella maggioranza dei casi, si potranno impiegare delle comuni pile da 4,5V. Tuttavia sarà preferibile l'impiego di un alimentatore stabilizzato.

Per quelli che vorranno realizzare questo tipo di alimentatore, consigliamo di realizzare lo schema presentato in figura 2-8. Esso permette di ottenere all'uscita una tensione perfettamente stabilizzata e protetta contro i corto-circuiti.

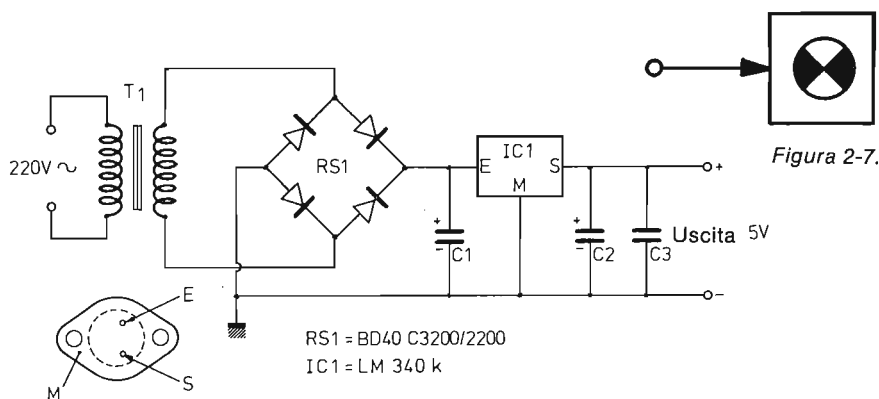



Figura 2-7.

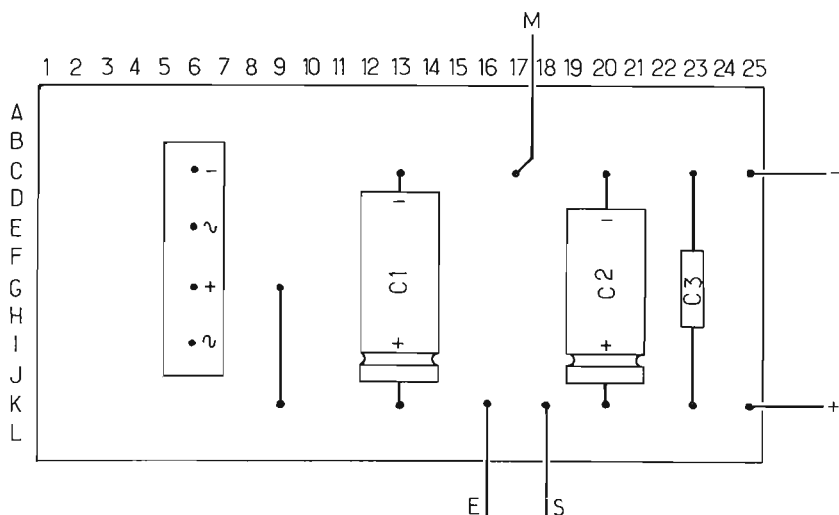



Figura 2-8

Figura 2-9.

Come si può notare il circuito è costituito da un semplice trasformatore avente un secondario a 10/12V, un ponte raddrizzatore, due condensatori elettrolitici, e un condensatore poliestere. A questi componenti va aggiunto il circuito integrato stabilizzatore. Questo ultimo contiene un certo numero di transistori, resistori e diodi zener al silicio e alcuni condensatori. Questo componente ci dà la possibilità di avere un'alimentazione completamente stabilizzata, grazie alla quale, indipendentemente dal valore della tensione continua in ingresso, si avrà in uscita una tensione assolutamente stabilizzata ad un valore fisso, senza dover ricorrere a regolazioni esterne.

La disposizione dei terminali del circuito integrato è indicata nella figura 2-8. Alla lettera E corrisponde il terminale positivo di ingresso, alla S corrisponde il terminale positivo di uscita; infine alla M, che riguarda tutta la parte esterna del contenitore del circuito integrato, interessa la massa che dovrà essere collegata direttamente alla polarità negativa del ponte e costituirà la massa comune a tutto il circuito.

Il circuito integrato LM 340K dovrà essere montato su di un dissipatore (dissipatore per TO3) adeguato alla quantità di calore da dissipare.

L'insieme può essere contenuto in un contenitore Teko 333 di 15 x 10 x 6 cm. ed i componenti sono montati su di un circuito avente le caratteristiche e le dimensioni indicate in figura 2-9b. La realizzazione pratica non rappresenta, data la semplicità del circuito, alcun problema.

La disposizione dei componenti sul circuito stampato, precedentemente citato, è indicata dalla figura 2-9a.

Il trasformatore d'alimentazione verrà fissato direttamente al fondo del contenitore.

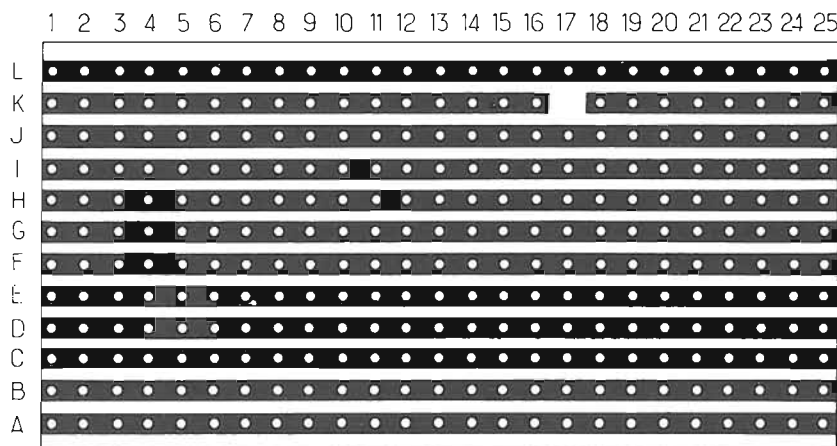



Figura 2-9b.

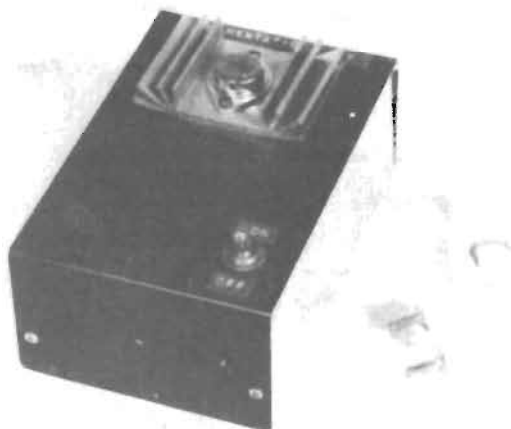



Figura 2-10.

La figura 2-10 rappresenta l'aspetto della realizzazione a montaggio ultimato.

Si noti che il circuito integrato stabilizzato e il relativo dissipatore sono montati sopra il coperchio.

I valori dei componenti sono i seguenti:

C1 = 2200 μF/25V elettrolitico

C2 = 125 μF/16V elettrolitico o al tantalio

C3 = 100 nF poliestere

RS1 = ponte raddrizzatore da 30V/1A tipo B40C 3 200/2 200

T1 = primario 220V secondario 10/12V-0,5A

IC1 = 1005 oppure LM340 in grado di erogare una corrente di uscita di 500 mA il primo e 1A il secondo

Esperimenti

Prima ancora di iniziare, è bene sapere che per portare un ingresso allo stato 1, è sufficiente che lo stesso sia lasciato aperto (non collegato); per ottenere la variazione allo stato 0, è necessario porlo a massa.

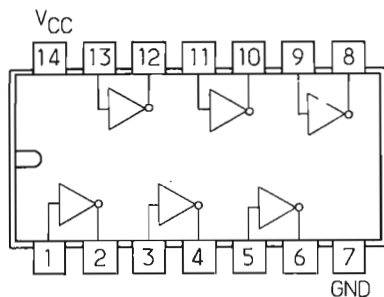



Figura 2-11.

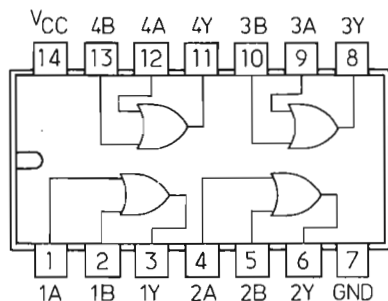



Figura 2-12.

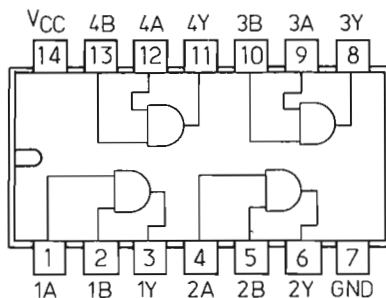



Figura 2-13

Come prima esperienza, possiamo controllare la tabella della verità di differenti porte, constatando lo stato in uscita e modificando lo stato dei diversi ingressi.

Primo esempio: *Controllo della tabella della verità di una porta NAND.*

Il circuito integrato impiegato è l'SN7400N, quadrupla porta NAND a due ingressi. La disposizione dei terminali è indicata in figura 1-2. Si utilizza la scatola di connessione, un indicatore logico o un voltmetro, Alimentazione con pila 4,5V o tramite l'alimentatore stabilizzato da 5V.

— collegare 1 e 2 a massa, il 3 deve essere a livello 1.
— collegare 1 al livello 1, 2 a massa, il 3 deve essere a livello 1.
— collegare 1 alla massa, 2 a livello 1, 3 deve essere a livello 1.
— collegare 1 e 2 a livello 1, il 3 deve essere a livello 0.

Questa operazione può essere ripetuta per ciascuna delle porte.

Secondo esempio: *Controllo della tabella della verità di una porta INVERTITORE.*

Impiegare il circuito integrato SN7404N che comprende 6 porte. Lo schema della disposizione dei terminali è dato in figura 2-11.

Terzo esempio: *Controllo della tabella della verità di una porta OR.*

Impiegare il circuito integrato SN7432N, quadrupla porta OR a due ingressi. Lo schema della disposizione dei terminali appare in figura 2-12.

Quarto esempio: *Controllo della tabella della verità di una porta AND.*

Impiegare il circuito integrato SN7408N, quadrupla porta AND a due ingressi. Lo schema della disposizione dei terminali appare in figura 2-13.

Quinto esempio: *Controllo della tabella della verità di una porta NOR.*

Impiegare il circuito integrato SN7402N, quadrupla porta NOR a due ingressi. Lo schema della disposizione dei terminali appare in figura 2-14.

Sesto esempio: *Controllo della tabella della verità di una porta OR ESCLUSIVO*

Impiegare un circuito integrato SN7486N, quadrupla porta OR esclusivo a due ingressi. Lo schema della disposizione dei terminali appare in figura 2-15.

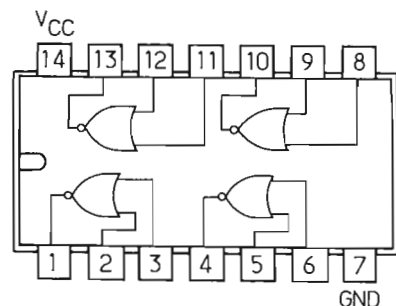



Figura 2-14.

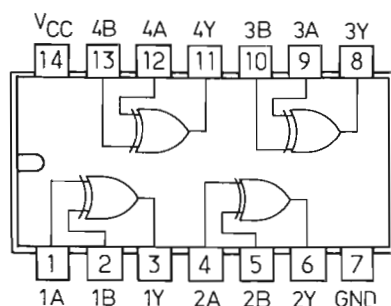



Figura 2-15.

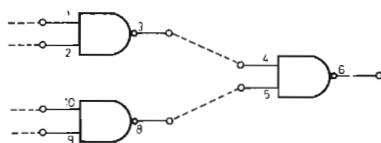



Figura 2-16.

Logica combinatoria

Partendo dal solo tipo NAND un'altra esperienza interessante sta nello studiare le combinazioni delle porte fra di loro.

INGRESSI				USCITE		
1	2	9	10	3	8	6
1	1	1	1	0	0	1
1	1	1	0	0	1	1
1	1	0	1	0	1	1
1	1	0	0	0	1	1
1	0	1	1	1	0	1
1	0	1	0	1	1	0
1	0	0	1	1	1	0
1	0	0	0	1	1	0
0	1	1	1	1	0	1
0	1	1	0	1	1	0
0	1	0	1	1	1	0
0	1	0	0	1	1	0
0	0	1	1	1	0	1
0	0	1	0	1	1	0
0	0	0	1	1	1	0
0	0	0	0	1	1	0

Esempio con una porta NAND: colleghiamo il 3 al 4 e l'8 al 5 (figura 2-16), ed usiamo come riscontro la tabella della verità di pagina precedente.

Osservazione: Abbiamo detto precedentemente che è sufficiente lasciare gli ingressi aperti (non collegati), affinchè essi si trovino allo stato 1.

Tuttavia si potrà constatare tramite un indicatore logico, nel corso delle esperienze che si effettueranno su di una porta NAND che, in certi casi, il fatto di portare un ingresso allo stato 0, (il che corrisponde a collegarlo a massa) trascinerà anche l'altro ingresso (rimasto aperto) allo stato 0. Ciò è dovuto ad un'interazione delle porte.

Quindi, volendo verificare la tabella della verità di una porta NAND avente $E_1 = 0$ e $E_2 = 1$ (oppure inversamente), saremo tentati di collegare questa porta al $+ 5V$.

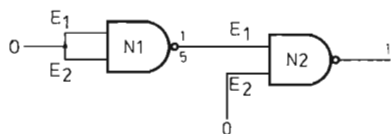
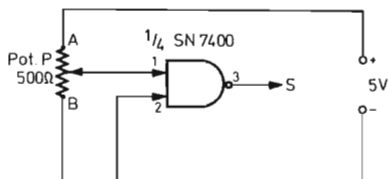



Figura 2-17. *Figura 2-18.*

Ciò non si deve assolutamente fare perchè si rischia la distruzione della porta.

La soluzione a questo probelma è rappresentato in figura 2-17. Una prima porta è collegata come INVERTITORE e i due ingressi, sono portati allo stato 0. Si disporrà così d'una uscita allo stato 1 che verrà collegata indipendentemente all'uno o all'altro dei due ingressi della seconda porta.

Il controllo della tabella della verità può essere effettuato sulla seconda porta, come è stato indicato.

Un'esperienza interessante

Una realizzazione molto interessante è quello rappresentato nella figura 2-18. Esso è facile da realizzare, grazie alla nostra scatola di connessioni. Si utilizzerà una porta di un NAND 7400 ed un potenziometro da 500 Ω.

All'origine, il cursore del potenziometro si porterà in A. Uno degli ingressi delle porte si trova allo stato 1, e l'altro allo stato 0; l'uscita sarà anch'essa allo stato 0.

Ruotando lentamente il cursore del potenziometro da A verso B. Ad un certo momento l'ingresso 1 passerà dallo stato 1 allo stato 0. I due ingressi vengono riuniti e la porta diviene un INVERTITORE. Ciò si può verificare constatando lo stato 1 in uscita.

Seguito degli esperimenti

— Collegare l'uscita di una delle porte NOR d'un IC SN7402N all'ingresso di un invertitore (1/6 di SN7404N) secondo lo schema di figura 2-19, e la tabella della verità corrispondente.

Conclusione - Per ottenere una porta OR disponendo di una porta NOR, è sufficente aggiungere un invertitore in serie alla porta NOR.

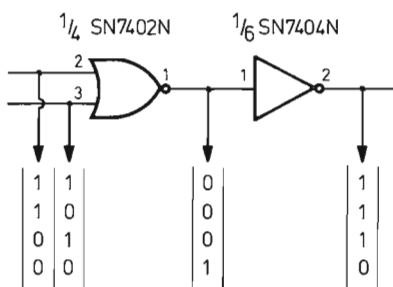



Figura 2-19.

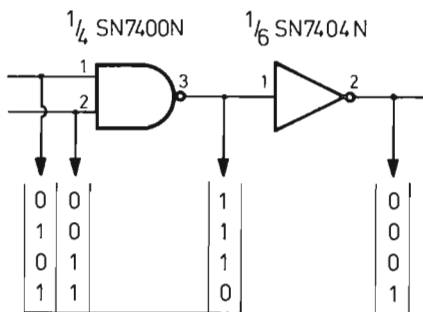



Figura 2-20.

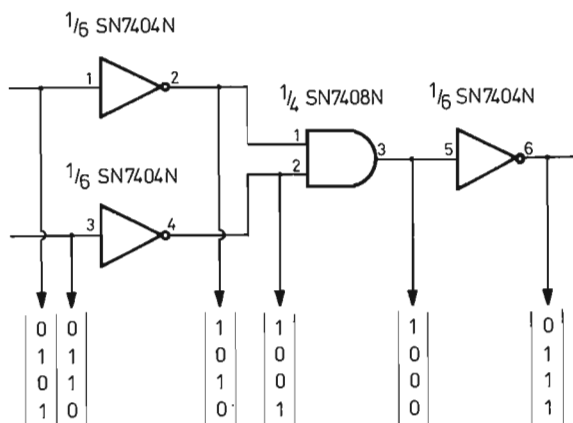



Figura 2-21.

— Collegare l'uscita di una porta NAND all'ingresso d'un invertitore (1/6 del SN7404N) secondo lo schema di figura 2-20 e la tabella della verità corrispondente.

Conclusione - Per ottenere una porta AND disponendo d'una porta NAND è sufficiente aggiungere un invertitore in serie alla porta NAND.

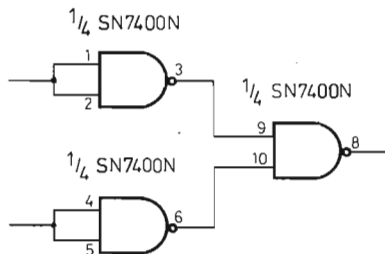



Figura 2-22

— Un esperimento particolarmente interessante è la verifica della legge della dualità nell'ambito delle logiche AND e OR, NAND e NOR, per sapere, per esempio, che applicando un invertitore ad ognuno degli ingressi ed all'uscita di una logica AND, si ha l'equivalente di una logica OR con lo stesso numero d'ingresso e viceversa.

Lo schema e la relativa tabella della verità illustrante questo esperimento sono dati in figura 2-21.

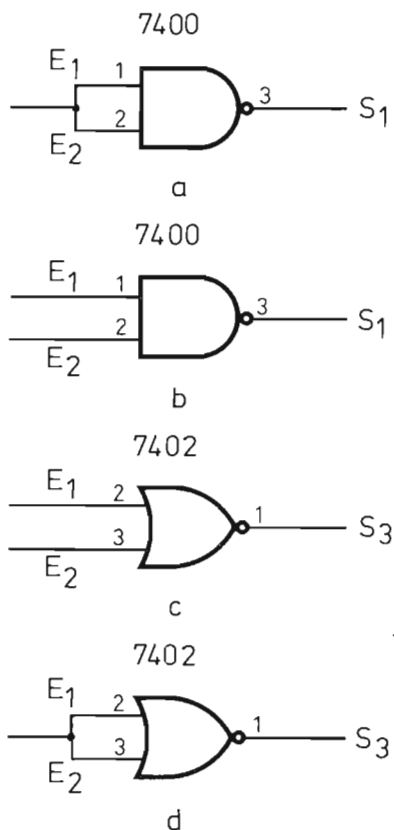



Figura 2-23

— E' possibile realizzare una logica OR a due ingressi, impiegando tre delle quattro porte NAND, collegate come indicato nella figura 2-22. In effetti, è possibile utilizzare due logiche NAND come INVERTITORE, mentre la terza logica NAND equivale essa stessa ad una logica AND con un INVERTITORE in uscita.

a) Collegare insieme due ingressi d'una porta NAND (1/4 di SN7400N)
b) Prendere una porta NAND (1/4 di SN7400N), ove un ingresso è posto a livello 1, l'altro a 0, poi i due ingressi a 1.
c) Fare come precedentemente, ma ora con una porta NOR a due ingressi (1/4 di SN7402N).
d) Prendere una porta NOR a due ingressi. (1/4 di SN7402) e collegare insieme i due ingressi.

Questi montaggi sono schematizzati in figura 2-23. Stabilire per ogni caso le tabelle della verità.

Caso a.
$E_1 = 1$, $E_2 = 1$
La tabella della verità è la seguente:

E_1 E_2	S_1
1 0	0 1

Il montaggio si comporta come un semplice INVERTITORE

Caso b.
$E_1 = 1$, $E_2 = 1$ oppure $E_1 = 1$, $E_2 = 0$
La tabella della verità è la seguente:

E_1	E_2	S_2
1 1	1 0	0 1

S_2 è l'uscita invertita di E_2

Caso c.
$E_1 = 1$, $E_2 = 0$ oppure $E_1 = 1$, $E_2 = 1$.
La tabella della verità è la seguente:

E_1	E_2	S_3
1 1	0 1	0 0

Il risultato differisce da quello della porta NAND precedente.

Caso d.
$E_1 = 0$, E_2 0 oppure $E_1 = 1$, $E_2 = 1$.
La tabella della verità è la seguente:

E_1	E_2	S_4
0 1	0 1	1 0

L'uscita risulta invertita in rapporto agli ingressi.

Conclusione - Si possono ottenere delle porte invertitori con dei NAND o con dei NOR.

E' sufficiente:

— sia collegare tutti gli ingressi fra loro
— sia collegare tutti gli ingressi, meno uno
  a livello 1 per le NAND
  a livello 0 per le NOR

La conoscenza pratica di queste combinazioni, delle quali gli esempi precedenti sono limitativi, riveste un'importanza fondamentale nel corso dell'elaborazione dei progetti impieganti i circuiti integrati digitali, ove sono quasi costantemente raggruppate tutte le funzioni d'uno stesso tipo. In effetti, per esempio, con l'SN7400N, disponiamo di quattro porte NAND che possono essere trasformate in quattro INVERTITORI, oppure in un AND e in un OR, un NOR o in OR ESCLUSIVO a seconda delle combinazioni.

Prova simultanea di una catena di porte NAND

Disponendo di un circuito integrato SN7400, collegare il terminale 3 al 4, il 6 al 9, e l'8 al 12 come in figura 2-24.

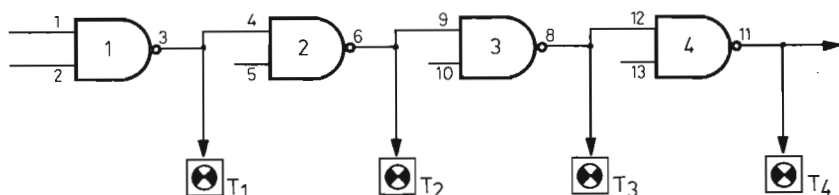



Figura 2-24

Questo montaggio permette di verificare simultaneamente più circuiti NAND. Collegando a massa uno degli ingressi della prima porta, si devono accendere tutti gli indicatori logici dispari (T1 T3) e nel contempo spegnere quelli pari (T2 T4).

Se al contrario si lasciano ambedue gli ingressi della prima porta in aria (stato 1), saranno i segnalatori logici pari ad accendersi.

I NAND a due ingressi con uno di questi in aria, ossia a livello logico 1, (o aventi tutti gli ingressi in aria salvo uno, per NAND a più ingressi) possono venire usati come circuiti INVERTITORI che danno all'uscita il completamento dell'ingresso.

Anche in questo caso si potrà ottenere la tabella della verità come nel caso precedente.

Come abbiamo visto, questo esperimento necessita di quattro segnalatori logici, che si realizzano facilmente grazie al simulatore di cui fra breve inizieremo la costruzione.

UNIVERSALITA' DEL CIRCUITO NAND

Come abbiamo già visto, tutti i circuiti fondamentali possono essere realizzati partendo da circuiti NAND associati.

Il simulatore digitale che noi realizzeremo, permette di rilevare la tabella della verità di qualsiasi tipo di porta, cioè permette di stabilire lo stato dell'uscita applicando agli ingressi condizioni diverse. Ciò consentirà di comprendere pienamente le caratteristiche

fondamentali dei circuiti logici. In effetti tutti quelli che iniziano ad impiegare circuiti integrati digitali incontrano una certa difficoltà nel tenere presente il significato della tabella della verità d'ogni tipo di porta. Solamente una certa esperienza pratica, permetterà d'assimilare le relazioni relative d'ingresso e d'uscita, con l'ausilio della memoria, così come è avvenuto per la lettura dei valori di condensatori e di resistori in funzione dei colori impressi sugli stessi.

Grazie al simulatore che descriveremo, avremo la possibilità con l'aiuto dei visualizzatori a diodi LED, di constatare lo stato di ogni uscita in funzione dello stato 1 oppure 0 applicato a ciascuno degli ingressi, e nel contempo avremo la possibilità di realizzare dei circuiti fondamentali NOR, AND, OR, OR ESCLUSIVO, NOR ESCLUSIVO, partendo dalle sole porte NAND.

Descrizione del simulatore

Lo schema del simulatore è rappresentato in figura 2-25. Come si può vedere, questo impiega 11 porte NAND, connesse in modo da realizzare i sei circuiti fondamentali. Questo risultato si ottiene con l'impiego di tre circuiti integrati SN7400, ognuno dei quali comporta come abbiamo già detto, 4 porte NAND. I due invertitori S_2 - S_3 permettono di applicare agli ingressi A e B delle differenti porte, una tensione positiva prelevata partendo dal polo positivo di una pila da 4,5V, ed ottenere così la condizione 1, oppure di mettere questi ingressi a massa, ottenendo così la condizione 0, come richiesto dalla logica digitale.

Su queste due linee d'alimentazione avremo disposto, attraverso dei resistori, dei diodi elettroluminescenti, LED_1, LED_2 e LED_3, che permetteranno di visualizzare gli stati (l'illuminazione corrisponde allo stato 1).

Le differenti combinazioni vengono realizzate tramite il commutatore rotante S_1.

La prima funzione NAND è assicurata da una sola porta NAND contenuta nell'integrato SN7400, e la prima posizione del commutatore S_1 ci permette di stabilire la tabella della verità senza che sia necessario apportare delle modifiche

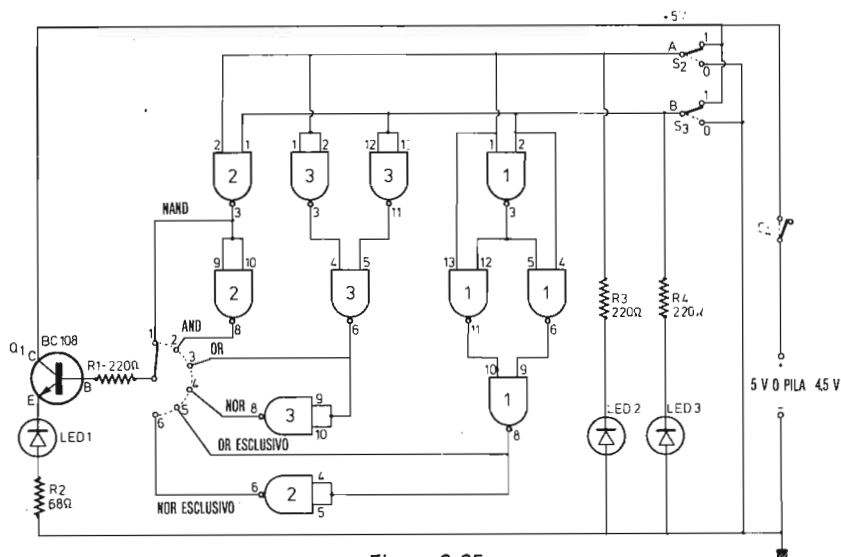



Figura 2-25

Nella seconda posizione del commutatore, simuleremo invece un AND, conseguentemente la tabella della verità risulterà opposta alla precedente. Disponendo all'uscita del primo NAND un secondo NAND ove i due ingressi sono riuniti, quest'ultimo costituirà un invertitore, e quando avremo 1 all'ingresso, otterremo 0 all'uscita, e inversamente.

Sulla terza posizione, noi abbiamo simulato un OR, utilizzando tre NAND di cui i primi due sono collegati come INVERTITORI per i due ingressi del terzo NAND.

Per ottenere un NOR partendo da un OR (posizione 4), è necessario invertire la condizione d'uscita del medesimo. Ciò si può ottenere impiegando un quarto NAND, collegato all'uscita in INVERTITORE.

Sulla quinta posizione, collegando quattro NAND come indicato nello schema elettrico, si ottiene all'uscita la tabella della verità d'un OR ESCLUSIVO che con l'inserimento di un quinto NAND impiegato come INVERTITORE dà nella sesta posizione la condizione di un NOR ESCLUSIVO.

Il polo centrale del commutatore S_1, come è possibile vedere nello schema, è collegato, tramite il resistore R_1, alla base d'un transistor NPN BC107 o BC108, il cui emettitore viene collegato all'anodo di un diodo LED.

In queste condizioni, quando l'uscita d'una porta è allo stato 1, la base del transistor è polarizzata positivamente ad una tensione superiore a 2,4V ed il transistor entrerà in conduzione con la conseguenza di accendere il diodo, indicando così l'esistenza dello stato 1 all'uscita.

Quando al contrario, all'uscita di differenti porte, si registra lo stato 0, cioè assenza di tensione, la base del transistor non sarà polarizzata e conseguentemente il diodo LED rimarrà spento.

Quindi, avendo tre LED di cui due sono posti sugli ingressi ed uno all'uscita, è possibile controllare in modo visibile la condizione di uscita dei differenti circuiti fondamentali.

Realizzazione pratica

Per la nostra realizzazione, abbiamo impiegato il circuito stampato che rappresentiamo in scala 1:1 in figura 2-26. Questo comprende i tre circuiti integrati indispensabili alla realizzazione del simulatore sin qui descritto. Il cablaggio è raffigurato in figura 2-27. Questo lavoro non comporta alcuna difficoltà; sarà solo necessario ricordare quanto

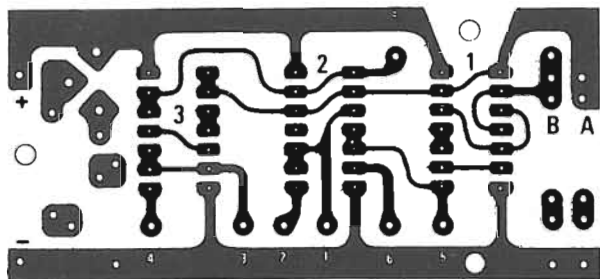



Figura 2-26

già esposto in merito alle saldature dei circuiti integrati, o meglio ricorrere all'impiego degli adatti zoccoli porta C.I.. Una volta installati questi ultimi, facendo ben attenzione all'indice di riferimento, si passerà al montaggio dei diodi rispettando le polarità; se questi vengono saldati con le polarità invertite, non si illumineranno. Si provvederà

FUNZIONAMENTO
ARRESTO
S4
PILA
LED 1
TR1
R1
R2
R3
R4
SN7400
SN7400
S1
S2
S3
LED 2
LED 3

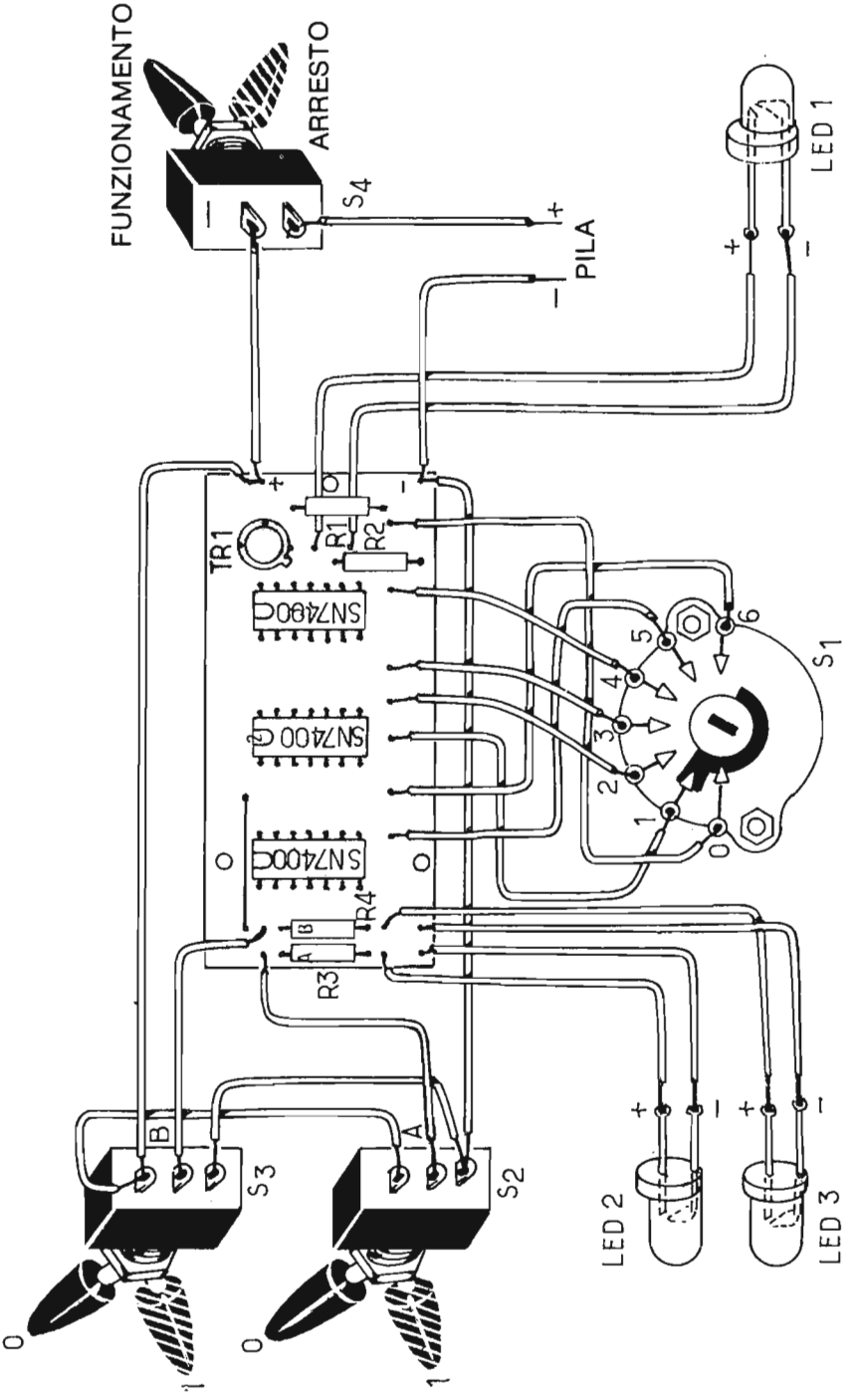



Figura 2-27

quindi ad effettuare le connessioni del commutatore S_1, facendo ben attenzione che ad ogni posizione corrisponda la funzione desiderata. Ci accerteremo quindi che i due diodi LED_2 e LED_3 si accendano quando gli ingressi sono allo stato 1, e rimangano spenti in condizione 0. Per controllare che queste tensioni siano esatte, è necessario collegare il circuito ad una pila 4,5V, oppure all'alimentatore da 5V precedentemente realizzato.

Se i diodi LED non s'illuminano nella posizione 1, è evidente che sono stati montati in senso inverso: si dovrà in tal caso provvedere ad invertire i collegamenti.

Attenzione: non collegare mai direttamente i diodi LED ai capi d'una pila da 4,5V senza mettere in serie un resistore di caduta da 220 Ω, pena l'immediata distruzione del diodo.

Dopo esserci accertati del buon funzionamento del circuito, questo potrà essere collocato in un contenitore di plastica o di metallo. Si consiglia un contenitore TEKO 57 × 72.

Per comprendere con chiarezza gli stati degli ingressi e delle uscite, si potrà disegnare un pannello frontale uguale a quello indicato nella figura 2-28.

Si nota, in alto, la rappresentazione d'una porta logica, con i due ingressi A e B, disposti a sinistra dei due diodi LED, che indicano le condizioni degli ingressi agendo sugli invertitori $S_2 - S_3$.

Alla sommità del triangolo, sulla destra, verrà installato il LED_1 "S", che indicherà lo stato dell'uscita della porta realizzata.

Il commutatore del circuito è posto al centro, mentre i due invertitori e l'interruttore dell'alimentazione saranno sistemati in basso.

Questo circuito relativamente semplice, permetterà una visualizzazione diretta circa il funzionamento delle differenti porte e consentirà così di stabilire molto rapidamente degli apparecchi digitali anche complessi.

REALIZZAZIONE DI UN SIMULATORE LOGICO

Per le nostre prime esperienze, è stato usato un box di connessioni semplice, facile da realizzarsi e poco costoso, che ci ha permesso di constatare il funzionamento dei principali circuiti logici fondamentali.

Figura 2-28

Figura 2-29

+5V
LED MV 5025
220Ω
2N1711
4,7kΩ
5nF
UNITA' DI VISUALIZZAZIONE
D3
D2
D1
CIRCUITO INVERTITORE GENERATORE DI STATI
CIRCUITI ANTI-RIMBALZI
GENERATORE
1Hz
5kHz
100µF
47nF
3,3kΩ
1,8kΩ
-5V

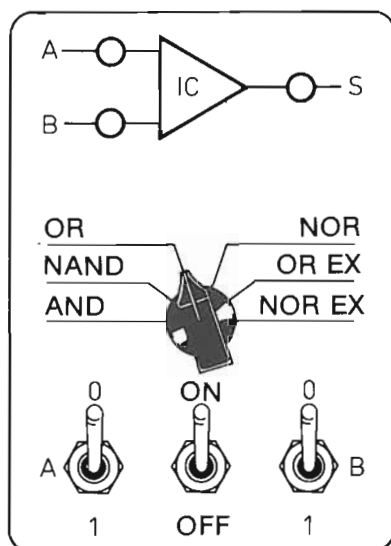
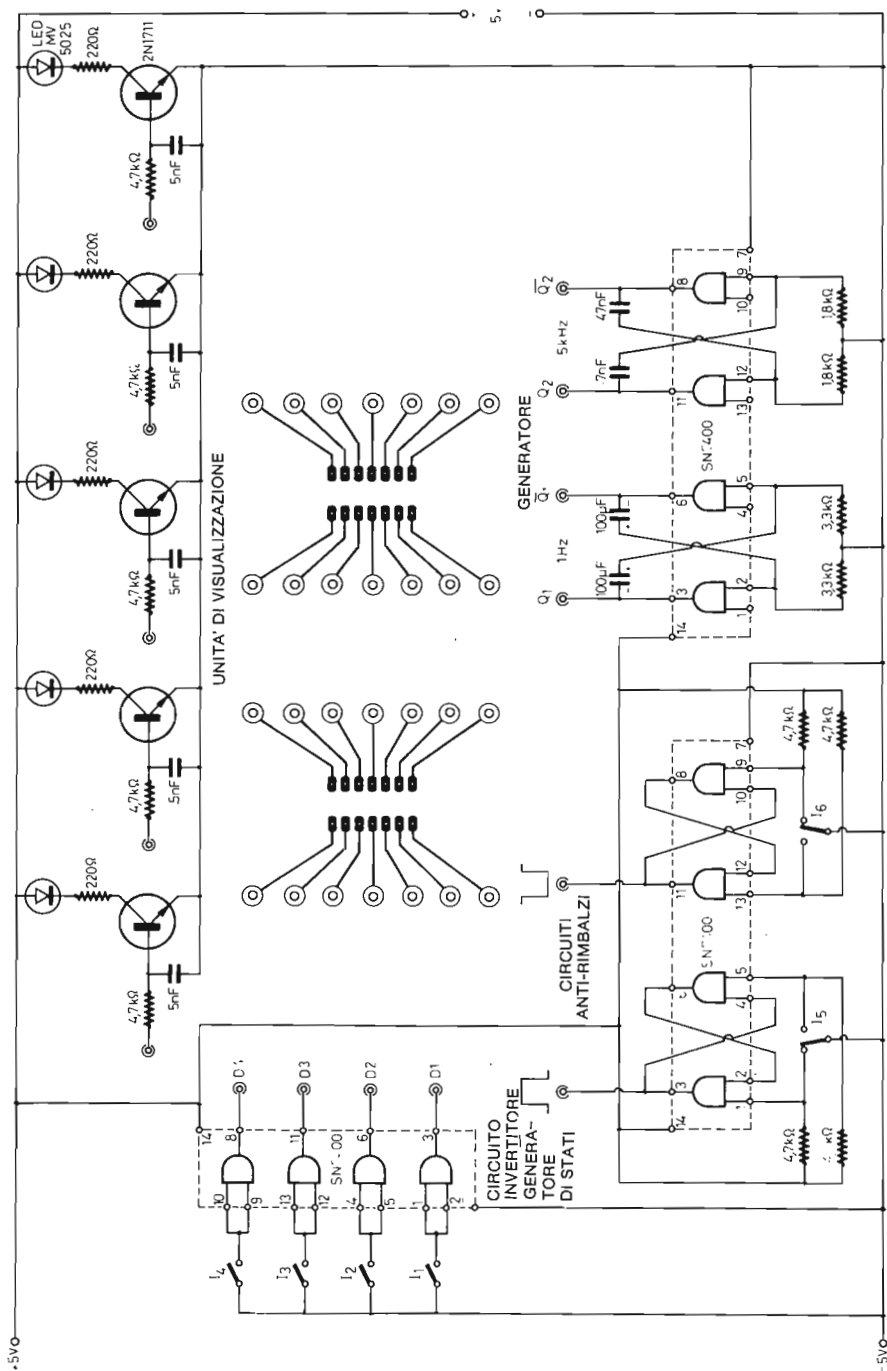



Figura 2-30

Al fine di proseguire il nostro studio, è però necessario disporre di un simulatore logico un pò più complesso, dotato dei seguenti circuiti:
- una unità di controllo visivo, dotata di 5 diodi LED
- due circuiti di chiusura anti-rimbalzo, rilevanti un impulso positivo o negativo
- un generatore da 1 Hz a 5 kHz
- un generatore di stato che ci permette di disporre sulle quattro uscite lo stato 1, oppure lo stato 0, a scelta.

L'insieme può essere contenuto in un contenitore Teko e gli elementi sono montati su di un circuito stampato, che costituirà anche la faccia superiore del nostro contenitore, più altri due circuiti che saranno sistemati all'interno del contenitore.

E' chiaro che questa realizzazione può essere fatta sin dai primi esperimenti. In tal caso non sarà più necessaria la realizzazione precedentemente descritta: tuttavia, per coloro che non possiedono già una certa esperienza in materia, consigliamo di procedere passo-passo.

Studio dello schema del simulatore

Lo schema è rappresentato graficamente in figura 2-30. Procediamo quindi allo studio di ciascun circuito.

Unità di visualizzazione a 5 diodi led

Lo schema del circuito è già stato illustrato precedentemente. Ci siamo limitati a realizzare un circuito comprendente 5 diodi LED, sufficiente alle necessità richieste dalle nostre succesive esperienze.

Circuiti anti-rimbalzi

Necessitando di un impulso per attivare, ad esempio, un oscillatore pilotato, si pensa di solito che sia sufficiente impiegare un interruttore o un pulsante, per applicare un impulso positivo o negativo: in realtà non è così. Data la rapidità di lettura dei TTL, si potrà notare che chiudendo un pulsante non si avrà un solo impulso, ma una serie di impulsi tali da alterare lo stato d'ingresso del contatore, ed in uscita non otterremo più l'apparizione della cifra 1, ma una serie di cifre differenti ed instabili che cambiano senza alcuna ragione logica.

Le ragioni di tale inconveniente, sono dovute all'interruttore stesso, che contrariamente a quanto si crede, non produce un solo impulso, ma quattro o cinque in funzione dei rimbalzi delle lame di contatto. Il circuito di un interruttore elettronico è esente da oscillazioni parassite; esso viene illustrato in figura 2-30.

Questo impiega le quattro porte di un NAND 7400; ogni coppia di queste porte costituiscono un oscillatore RS, di cui studieremo il funzionamento nei capitoli seguenti. Questo interruttore consente di ottenere una sola oscillazione.

Il primo circuito crea una oscillazione positiva, il secondo una negativa. La polarità degli impulsi d'uscita dipende unicamente dal collegamento dai fili dell'interruttore che nel secondo, devono essere invertiti rispetto al primo. I resistori da 4,7 kΩ assicurano un buon livello 1 sugli ingressi in aria.

Generatore 1 Hz ÷ 5 kHz

Per effettuare le operazioni di conteggio, sarà utile l'impiego di un oscillatore BF, che liberi segnali quadri. Lo schema elettrico di questo oscillatore è rappresentato in figura 2-30. Esso impiega ancora le quattro porte di un NAND 7400 collegate due a due in un classico circuito multivibratore.

Il numero degli impulsi al secondo varia in funzione dei valori impiegati nel circuito.

Con i valori indicati, le frequenze in uscita sono dell'ordine di 1 Hz e di 5 kHz.

Non rimarrà che prelevare il segnale dalle uscite Q_1 e Q_2, essendo le uscite $\overline{Q_1}$ e $\overline{Q_2}$ complementari delle precedenti. In due casi, come ad esempio nell'ambito di esperienze di oscillatori J-K, sarà interessante poter disporre di due uscite.

Generatore di stati

E' costituito da quattro porte NAND 7400, montate in INVERTITORE, il che permette di disporre di quattro uscite dalle quali è possibile prelevare, a volontà, il livello logico 1 oppure 0.

I due ingressi di ciascuna porta sono riuniti, se questi sono in aria, e si ha in uscita il livello 0. Al contrario collegandoli alla massa tramite gli invertitori I_1 - I_4, si ha il livello 1.

Questo insieme è specialmente utile per stabilire le tabelle della verità.

Realizzazione

Come abbiamo detto, l'insieme è contenuto in un contenitore TEKO tipo P4 di 210 × 125 × 70.

Sulla faccia superiore del circuito sono installati i due supporti per circuiti integrati a 14 piedini, i 5 diodi LED e le 5 boccole di test, 28 boccole di contatto ai piedini dei circuiti integrati, 10 boccole per il prelievo del segnale, le boccole di alimentazione, e i 4 interruttori. Le boccole hanno un diametro di 2 mm e le varie connessioni si effettuano con cavetti speciali da infilare perfettamente nelle boccole, e di lunghezza sufficiente da permettere tutte le combinazioni. Il disegno del circuito stampato è raffigurato in figura 2-31.

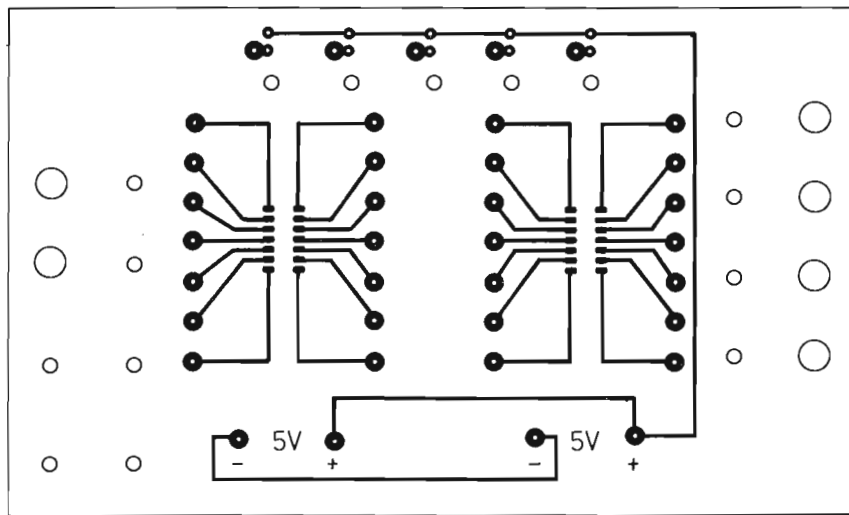



Figura 2-31

L'unità di controllo è montata su una basetta da 16 × 3 cm. della quale si utilizzeranno 5 striscie ramate. La realizzazione pratica è rappresentata in figura 2-32.

E' stata riprodotta una sola unità; le quattro rimanenti sono perfettamente uguali.

I tre altri circuiti, generatore di stati, circuiti anti-rimbalzo e generatore di frequenza, sono montati su Veroboard, avente le dimensioni 15 × 4 cm., come rappresentato in figura 2-33.

Seguendo scrupolosamente questo disegno e rispettando le precauzioni indispensabili in tali montaggi, l'apparato deve funzionare al termine dell'ultima saldatura.

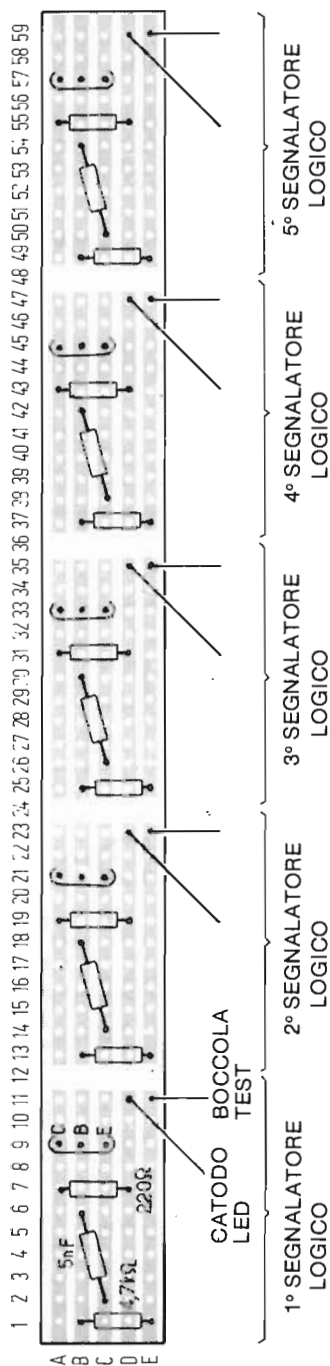
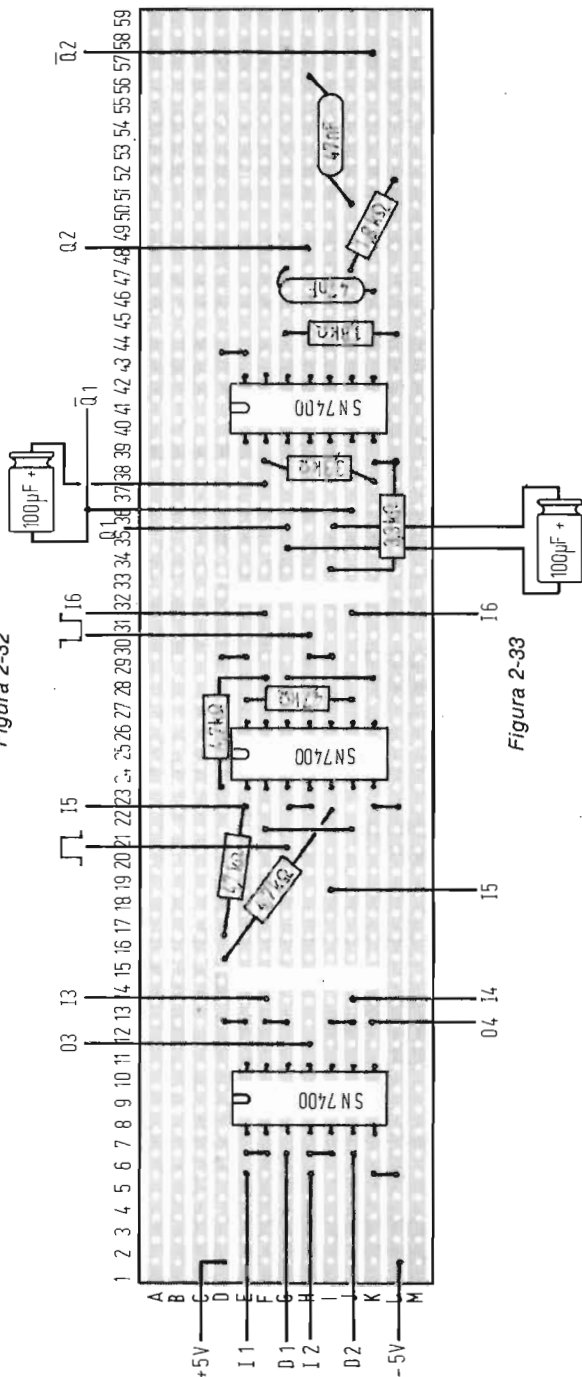



Figura 2-32

Figura 2-33

Le connessioni fra la faccia superiore del contenitore e le due placchette di supporto dei componenti, avranno una lunghezza dai 4 ai 5 cm. Si potranno così riunire le basette, dando all'assemblaggio la necessaria leggerezza, contando per l'ancoraggio esclusivamente sulla rigidità dei fili.

La fotografia della figura 2-34 fornisce l'aspetto del pannello superiore del contenitore a montaggio ultimato. Si notano al centro i due supporti per i circuiti integrati e le boccole dei contatti corrispondenti e, in alto, i 5 diodi LED di rilevamento visivo dei livelli logici sopra le boccole test.

A sinistra appaiono i 4 interruttori di stato 0-1 e le rispettive boccole d'uscita.

Infine, a destra, si distinguono i due deviatori a pulsante dei circuiti anti-rimbalzi e le uscite dei due generatori da 1 Hz e da 5 kHz.

I capi d'alimentazione positivi e due negativi, sono stati disposti in basso del pannello, ciò facilita le connessioni d'alimentazione di ogni circuito integrato. E' consigliabile collegare l'alimentazione 5V precedentemente descritta.

TABELLA RIASSUNTIVA DELLE FUNZIONI LOGICHE

DENOMINAZ.	TABELLA DELLA VERITA'	GRAFICO DEGLI STATI	RAPPRESENTAZ.
PORTA AND	A B S 0 0 0 0 1 0 1 0 0 1 1 1		A, B — S
PORTA OR	A B S 0 0 0 1 0 1 0 1 1 1 1 1		A, B — S
PORTA INVERTITORE NOT	A S 0 1 1 0		A — S A — S A — S
PORTA NAND	A B S 0 0 1 1 0 1 0 1 1 1 1 0	A B S	A, B — S

Figura 2-34

DENOMINAZ	TABELLA DELLA VERITÀ	GRAFICO DEGLI STATI	RAPPRESENTAZ.
PORTA NOR	A | B | S 0 | 0 | 1 1 | 0 | 0 0 | 1 | 0 1 | 1 | 0		A B S
PORTA OR ESCLUSIVO (circuito d'anti-coincidenza)	A | B | S 0 | 0 | 0 1 | 0 | 1 0 | 1 | 1 1 | 1 | 0		
PORTA NOR ESCLUSIVO (circuito di coincidenza)	A | B | S 0 | 0 | 1 1 | 0 | 0 0 | 1 | 0 1 | 1 | 1		

Capitolo III

GLI OSCILLATORI

I montaggi visti sino ad ora sono di tipo combinatorio, vale a dire che la tensione d'uscita dipende esclusivamente dalle tensioni presenti sugli ingressi, e che essa può essere determinata in modo indiscutibile.

I circuiti che esamineremo d'ora in poi, sono di tipo sequenziale, nei quali la tensione in uscita non dipende più esclusivamente dallo stato degli ingressi, bensì dai loro stati passati; cioé interviene la nozione di tempo.

Questi circuiti sono chiamati oscillatori (detti anche bistabili).

OSCILLATORE SEMPLICE R-S (O FLIP-FLOP RS)

L'oscillatore più semplice può essere realizzato con l'ausilio di due NAND, come schematizzato in figura 3-1. Vi si ritrova l'accoppiamento incrociato, proprio dei multivibratori; l'uscita di una porta è collegata all'ingresso dell'altra. Si noti l'assenza di condensatori d'accoppiamento, caratteristica fondamentale di un bistabile.

Un oscillatore semplice R-S è rappresentato simbolicamente in figura 3-2. Si notino i due ingressi $\overline{S}$ ed $\overline{R}$ corrispondenti agli ingressi disponibili dei due NAND, gli altri due saranno impiegati per l'accoppiamento, e due uscite Q e $\overline{Q}$ corrispondenti alle uscite dei NAND 1 e 2. Come avviene in tutti i bistabili, allorché una delle uscite è allo stato 0, l'altra è allo stato 1, o viceversa si dirà che l'oscillatore lavora se $Q = 1$ (e si trova in stato di riposo se $Q = 0$).

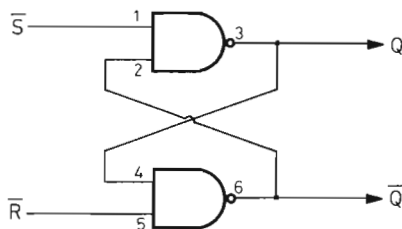
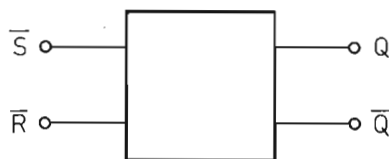



Figura 3-1 *Figura 3-2*

Esperimenti

Montiamo allora sul simulatore il circuito d'un oscillatore R-S, realizzato con due porte NAND di un SN 7400, seguendo lo schema della figura 3-3.

Tramite i 4 indicatori logici corrispondenti agli ingressi $\overline{R}$-$\overline{S}$ e alle uscite Q e $\overline{Q}$. Potremo seguire passo passo il funzionamento d'un oscillatore.

Supponiamo $\overline{S}$ e $\overline{R}$ in aria, quindi allo stato 1. Le uscite Q e $\overline{Q}$ si trovano allo stato opposto, ma è impossibile dire a priori quale delle due è quella che si trova allo stato 1. Nulla ci permette questa affermazione, senza conoscere la situazione nella quale si trovava il circuito al momento della connessione dei circuiti.

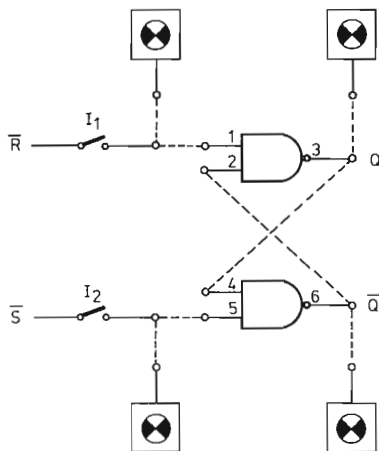



Figura 3-3

Due alternative sono possibili:

a) La prima è schematizzata in figura 3-4a.
$Q = 0$, $\overline{Q} = 1$

L'oscillatore è allo stato di riposo; portiamo allora $\overline{S}$ allo stato zero, connettendola alla massa. Si avrà l'oscillazione, ed otterremo:
$Q = 1$, $\overline{Q} = 0$
L'oscillatore si trova nello stato di lavoro:

b) La seconda alternativa è schematizzata nella figura 3-4b.
$Q = 1$, $\overline{Q} = 0$
Portiamo $\overline{S}$ allo stato logico 0. Lo stato delle uscite non cambia. L'oscillatore resta nelle condizioni di lavoro.

Questa situazione è riassunta nella seguente tabella della verità:

	$\overline{S}$	$\overline{R}$	Q	$\overline{Q}$
a	1	1	0	1
	0	1	1	0
b	1	1	1	0
	0	1	1	0

Conclusione. Se i due ingressi $\overline{S}$ e $\overline{R}$ sono allo stato 1, il bistabile si trova allo stato qualunque e l'applicazione di uno stato 0, su un ingresso libero, porta o conferma l'uscita corrispondente allo stato opposto 1. Questa situazione è rappresentata graficamente in figura 3-5.

— Se il bistabile è nello stato di lavoro, lo si porta sicuramente allo stato di riposo ponendo l'ingresso $\overline{R}$ a 0.

a

$\overline{S}$ 1 — 0 Q
$\overline{R}$ 1 — 1 $\overline{Q}$

Stato di riposo

$\overline{S}$ 0 — 1 Q
$\overline{R}$ 1 — 0 $\overline{Q}$

Stato di lavoro
oscillazione

Figura 3-4a

b

$\overline{S}$ 1 — 1 Q
$\overline{R}$ 1 — 0 $\overline{Q}$

Stato di lavoro

$\overline{S}$ 0 — 1 Q
$\overline{R}$ 1 — 0 $\overline{Q}$

Stato di lavoro
conferma dello stato
precedente

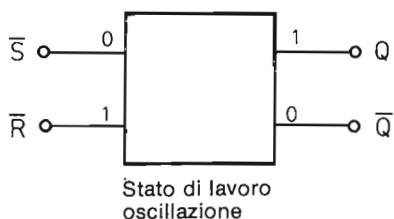
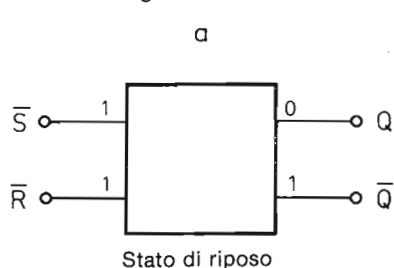
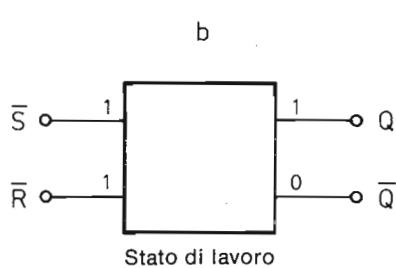



Figura 3-4b

— Se il bistabile è allo stato di riposo, nulla cambia ponendo $\overline{R} = 0$, mentre ponendo $\overline{S} = 0$, il bistabile passerà allo stato di lavoro.

— Gli oscillatori R-S presentano quindi due stati possibili: il passaggio dal primo al secondo stato può essere comandato da un segnale applicato ad uno degli ingressi mentre il passaggio inverso, dal secondo al primo, si ottiene applicando un segnale sull'altro ingresso.

Si può quindi affermare che i due ingressi $\overline{S}$ e $\overline{R}$ sono i comandi di un bistabile, e permettono a questo circuito di passare da uno stato qualunque allo stato opposto.

Figura 3-5

Come regola generale, si può dire che se i due ingressi $\overline{S}$ e $\overline{R}$ sono allo stato 1, il multivibratore si trova in uno stato qualsiasi, e applicando un segnale, su un ingresso libero, per esempio S, porta o conferma l'uscita corrispondente allo stato opposto 1.

Osservazione: in certi schemi, i comandi sono, con maggior semplicità, indicati con S e R, e non con $\overline{S}$ ed $\overline{R}$. Ciò non deve porci in imbarazzo. Un ingresso barrato S, per esempio, significa che lo stesso è attivo se posto allo stato 0, ed un ingresso non barrato S al contrario è attivo se posto allo stato 1.

Nota: Così come precedentemente raccomandato, disponendo del simulatore già descritto, gli stati 0 ed 1 saranno ottenuti tramite un generatore di stati. Il livello 1, è assicurato lasciando quasi sempre i terminali di ingresso in aria; questa raccomandazione sarà valida per tutti gli esperimenti descritti in seguito.

OSCILLATORE R-S-H

Realizziamo ora il circuito schematizzato in figura 3-6, che differisce dal precedente per l'aggiunta, al classico bistabile, di due porte NAND, e un ingresso chiamato temporizzatore di abilitazione.

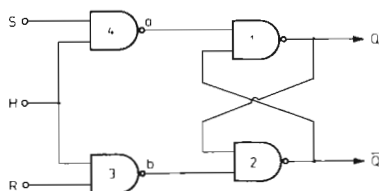



Figura 3-6

Se l'ingresso H è mantenuto allo stato 0, le uscite *a* e *b* sono ambedue allo stato 1, indipendentemente dallo stato dei comandi S ed R, ed il circuito (1-2) costituisce un bistabile classico e rappresentante due possibili stati:

$Q = 0$ e $\overline{Q} = 1$ (stato di riposo)
oppure
$Q = 1$ e $\overline{Q} = 0$ (stato di lavoro)

Supponiamo $S = 1$ ed $R = 0$ e facciamo passare H dallo stato 0 allo stato 1.

L'uscita *a* passerà allo stato 0 ($\overline{1.1} = 0$) e l'uscita *b* rimarrà allo stato 1 ($\overline{1.0} = 1$).

Il circuito si comporta conseguentemente come quello in figura 3-4 e passa nello stato di lavoro, se non lo è già. $Q = 1$, $\overline{Q} = 0$.

Riportando H allo stato 0, *a* riprende il valore 1, ma le uscite Q e $\overline{Q}$ non cambiano.

Così mantenendo $S = 1$ e $R = 0$, tutti i cambiamenti di stato all'ingresso del temporizzatore abilitazione non influenzano lo stato delle uscite.

Invertiamo ora gli stati degli ingressi dell'oscillatore in modo che $S = 0$ ed $R = 1$, con $H = 0$; nulla accade. Portiamo H allo stato 1. Questa situazione comporta l'apparizione di uno 0 in *b*, fatto che trascina l'apparizione d'un 1 in $\overline{Q}$ e di 0 in Q. L'oscillatore passa così allo stato 0 (stato di riposo). I cambiamenti di stato di H, da 1 a 0 ed inversamente, non modificano questa situazione $Q = 0$, $\overline{Q} = 1$.

Conclusione. Questo bistabile differisce dal precedente per il fatto che gli ingressi di comando S ed R intervengono solamente allorquando si porta H a livello 1.

S ed H a stato 1 comporta Q = 1
R ed H a stato 1 comporta Q = 0

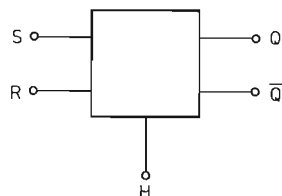



Figura 3-7

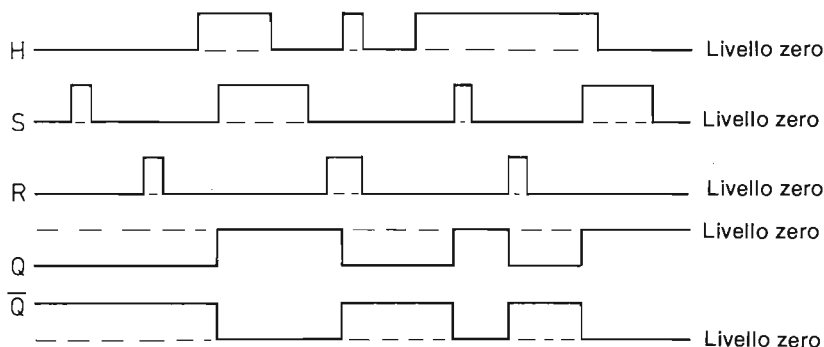



Figura 3-8

Il simbolo con cui viene rappresentato un bistabile R.S.H. e raffigurato in figura 3-7 ed il diagramma di funzionamento in figura 3-8.

I collegamenti da eseguirsi sul nostro simulatore sono indicati in figura 3-9.

Seguito degli esperimenti

Se si applica simultaneamente ai due ingressi R ed S un livello 0, ogni comando di H non porta alcuna variazione allo stato delle uscite: esse rimangono allo stato in cui si trovavano precedentemente al comando.

Se si applica simultaneamente ai due ingressi R ed S un livello 1, non è possibile prevedere lo stato delle uscite dopo un comando su H. Queste possono cambiare o meno: tutto dipende dallo stato in cui si trovano prima del comando in H.

Una esperienza interessante consiste nell'applicare ad R ed S i segnali complementari provenienti dal generatore 1 Hz. Si constata che le uscite Q e $\overline{Q}$ "ricopiano" i valori degli ingressi S ed R quando H = 1, si dice che il circuito è "trasparente" Q sembra collegato direttamente ad S e $\overline{Q}$ ad R come se il circuito non esistesse.

Portando H a zero, le uscite rimangono allo stesso stato, che avevano al passaggio di H da 1 a 0. Se si porta H a 1, le uscite cambiano di stato, se in questo istante esse sono complementari degli ingressi, in altre parole se sono invertite un numero dispari di volte dopo il passaggio di H a 0.

Se al momento in cui si porta H a 1, le uscite Q e Q si trovano allo stesso stato degli ingressi S ed R (di conseguenza se questi ultimi si sono invertiti un numero dispari di volte o niente del tutto) il passaggio di H a 0 non modifica lo stato delle uscite.

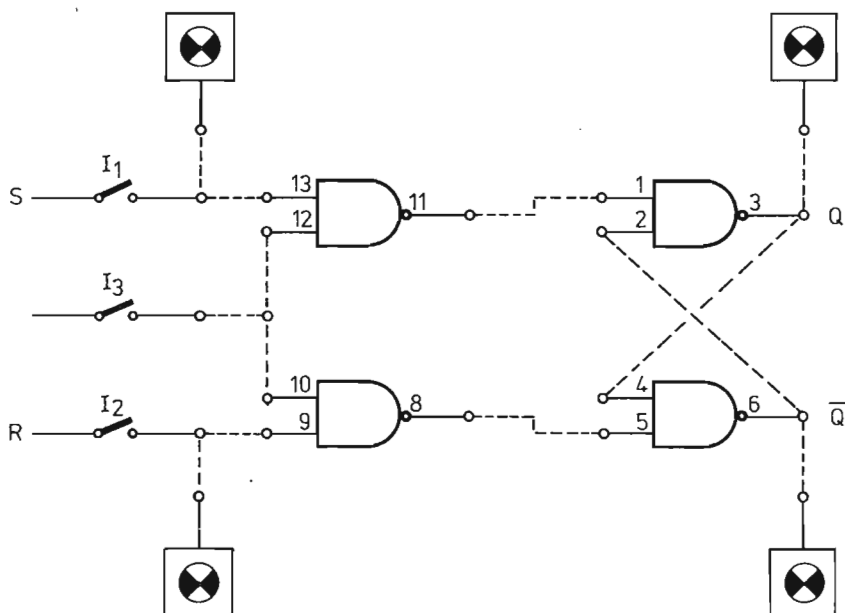



Figura 3-9

OSCILLATORE D

Gli oscillatori di cui si è parlato sinora, necessitano di due comandi per poter effettuare le oscillazioni. Uno $\overline{S}$ (oppure S) permette solamente il passaggio alla posizione di lavoro. L'altro $\overline{R}$ (oppure R) comanda solo il ritorno in posizione di riposo.

Gli oscillatori di tipo D, che ora studieremo, hanno un solo comando D che, grazie ad un circuito invertitore posto nello stesso circuito integrato, comanda direttamente l'ingresso S e l'ingresso R, partendo dall'ingresso D invertito.

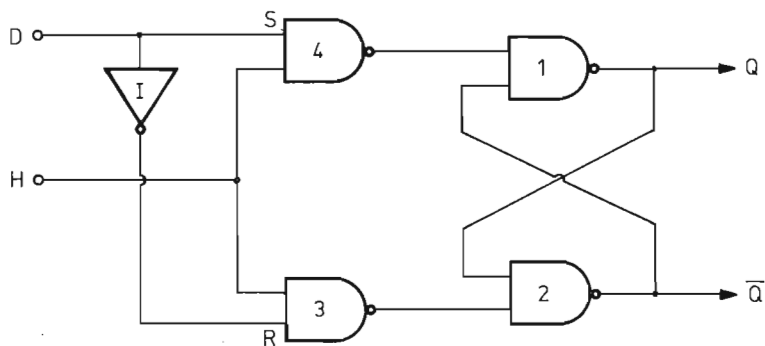



Figura 3-10.

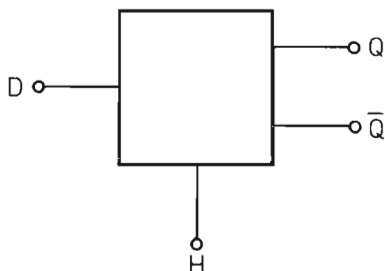



Figura 3-11.

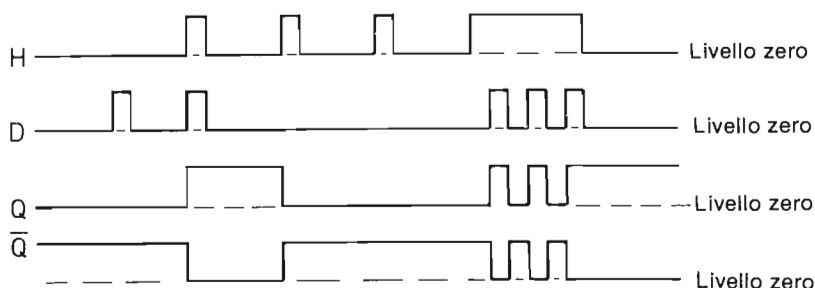



Figura 3-12.

Lo schema di principio di un simile oscillatore è indicato in figura 3-10. Il suo funzionamento è facile da intuire. Se si porta l'ingresso D allo stato 1, con impulso del temporizzatore, si ritrova 1 all'uscita Q e 0 all'uscita $\overline{Q}$.

Se si applica, al contrario, 0 all'ingresso D, si ritrova 0 all'uscita Q ed 1 all'uscita $\overline{Q}$.

L'uscita Q prende quindi lo stato presente in D.

Il simbolo rappresentante un oscillatore D è dato in figura 3-11 ed il diagramma di funzionamento in figura 3-12.

Esperimenti

L'esperienza si effettua partendo direttamente da un circuito integrato 7474 che contiene un doppio oscillatore D.

Si può sperimentalmente realizzare un oscillatore D grazie all'impiego delle quattro porte NAND di un SN 7400 e di un invertitore ottenuto con l'impiego di un NAND di un secondo SN 7400, come indicato nello schema delle connessioni, da realizzare sul nostro simulatore rappresentato in figura 3-13.

Quest'ultimo metodo offre il maggior interesse, in quanto permette di comprendere meglio la struttura di un oscillatore D.

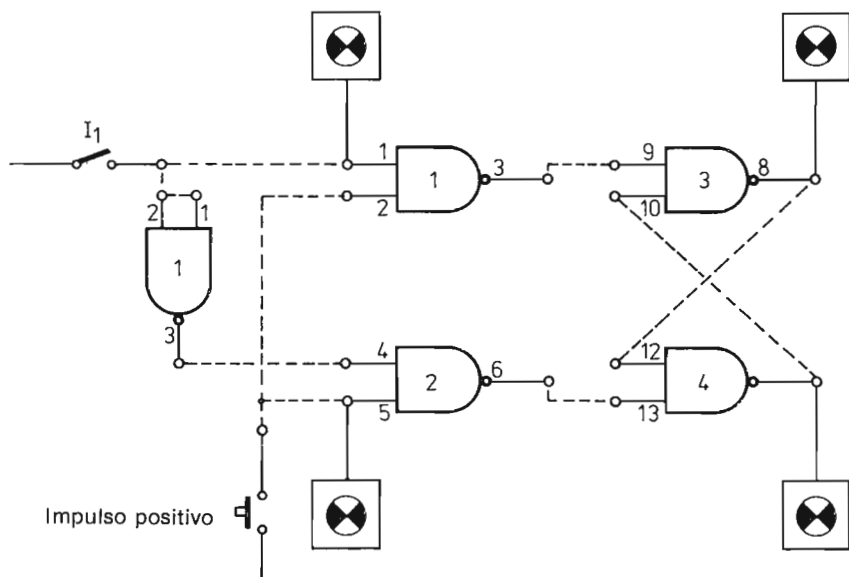



Figura 3-13.

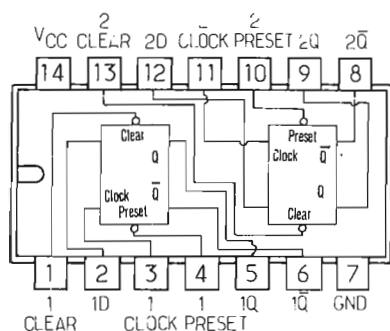



Figura 3-14.

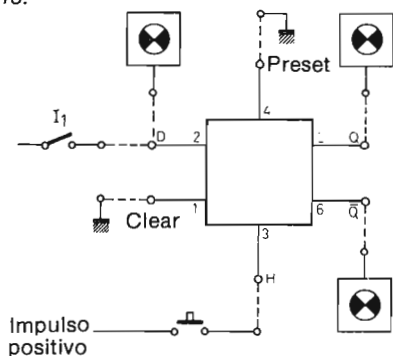



Figura 3-15.

E' tuttavia interessante confermare i risultati di questo esperimento con l'aiuto di un SN 7474. I terminali di quest'ultimo sono rappresentati in figura 3-14.

Come si può vedere, e come si può constatare nella maggior parte dei bistabili, questo circuito comporta un ingresso "CLEAR" (azzeramento) e "PRESET" (rimessa a 1).

E' sufficiente applicare un impulso negativo su questi ingressi dopo l'impulso del temporizzatore che porta Q a 1, per farlo passare a 0, o riportarlo ad 1.

Il piano di montaggio sul simulatore è quello indicato in figura 3-15. Si utilizzerà un solo oscillatore.

1) Applicare lo stato 1 all'ingresso D; ad un impulso del temporizzatore, Q passa ad 1, $\overline{Q} = 0$.
2) Effettuare un breve contatto tra il terminale 1 (clear) e la massa, oppure applicare un impulso negativo tramite "l'antirimbalzo".

Q passa 0, $\bar{Q}$ passa a 1.

3) Effettuare un breve contatto tra il terminale 4 (preset) e la massa, oppure utilizzare, come precedentemente "l'antirimbalzo".
Q ripassa a 1, $\bar{Q}$ a 0.

OSCILLATORE J-K MASTER-SLAVE

Questo tipo di oscillatore è costituito essenzialmente da due circuiti: l'oscillatore master e il circuito slave.

Gli ingressi J e K sono associati al master, le uscite Q e Q allo slave: in più troviamo un orologio (clock). Certi oscillatori più perfezionati hanno anche degli ingressi di clear e di preset.

Il master è costituito da un NAND avente almeno tre ingressi. Uno di questi ingressi raccoglie l'impulso proveniente dell'uscita invertita, l'altro impulso di orologio; il terzo rimanendo libero costituisce l'ingresso J o K.

La struttura dell'oscillatore è molto complessa, di conseguenza ci limiteremo a riprodurre il simbolo in figura 3-16.

In questo tipo di oscillatore, gli ingressi sono attivi solo per effetto degli impulsi di orologio.

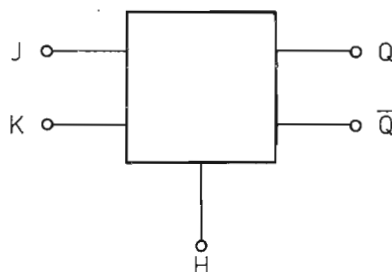



Figura 3-16.

Tabella della verità

Per i bistabili, si indica con Qn lo stato dell'uscita prima dell'impulso di orologio e con Qn + 1 lo stato di questa stessa uscita dopo l'impulso di orologio. Gli stati dell'altra uscita sono indicati con $\bar{Q}n$ e $\bar{Q}n + 1$.

Il funzionamento dell'oscillatore J-K pilota-controllato, si può riassumere nel seguente modo:

— Se l'oscillatore si trova allo stato 0 (stato di riposo), esso passerà allo stato 1 se l'ingresso J è a 1 quando è applicato il segnale di orologio. Se l'ingresso J è a 0, l'oscillatore non cambierà di stato.

— Se l'oscillatore si trova allo stato 1, un 1 all'ingresso K sarà necessario per farlo cambiare di stato al primo impulso di orologio.

I differenti stati dell'uscita in funzione degli stati in ingresso, dopo l'impulso di orologio sono riassunti nella tabella della verità riportata di seguito.

Tabella della verità

J	K	Qn	Qn + 1	$\overline{Q}$n + 1
1	1	0	1	0
1	1	1	0	1
0	0	0	0	1
0	0	1	1	0
1	0	0	1	0
0	1	0	0	1
1	0	1	1	0
0	1	1	0	1

Questa tabella della verità ci porta alle seguenti osservazioni:

— se J = 0 e K = 0, l'oscillatore non può cambiare di stato.

— se J = 1 e K = 1, l'oscillatore cambia di stato, qualsiasi sia il suo stato iniziale dopo l'impulsodi orologio.

— se J e K sono opposti, Q prende lo stato di J, e $\overline{Q}$ quello di K.

— se l'oscillatore è già nello stato corrispondente, l'impulso non provoca alcun cambiamento.

Il diagramma dei tempi è rappresentato in figura 3-17.

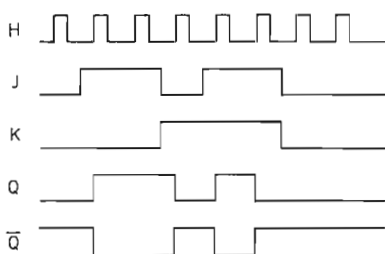



Figura 3-17.

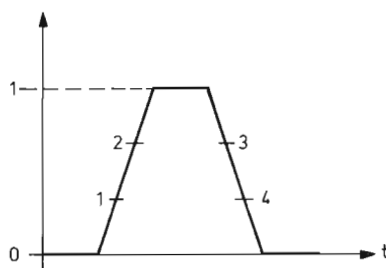



Figura 3-18.

Queste considerazioni ci premettono di comprendere il funzionamento di un bistabile J-K. E' anche necessario considerare le condizioni del sincronismo.

La forma d'onda dell'impulso di orologio è rappresentata in figura 3-18, sulla quale sono stati indicate due soglie entro i livelli 0 e 1. Senza entrare nei dettagli, noi possiamo affermare che solamente quando il segnale di troverà alla soglia 4 si produrrà l'oscillazione.

Esperimenti

Per studiare il funzionamento di questo tipo di oscillatore, impiegheremo il circuito integrato SN 7473 che contiene due oscillatori J-K.

La disposizione dei terminali di questo circuito è illustrata in figura 3-19 e lo schema delle connessioni da effettuare è indicato in figura 3-20.

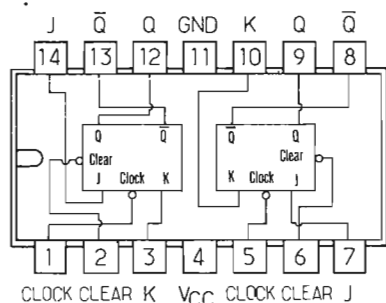



Figura 3-19.

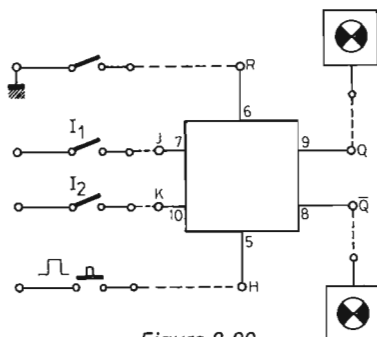



Figura 3-20.

— Iniziamo ad agire sull'azzeramento di R, effettuando un rapido contatto a massa, oppure applicando un impulso negativo, in modo da ottenere Q = 0, Q = 1.

Portare l'ingresso K a 0 agendo su I_2, e J a 1 agendo su I_1.

Con l'ausilio del circuito anti-rimbalzi, applicare un impulso positivo all'ingresso di orologio H.

L'uscita Q passa a 1, e $\bar{Q}$ a 0.

Si potrà notare che il cambiamento di stato di un oscillatore si effettua sul fianco discendente dell'impulso.

— Portare J a livello 0, e K a livello 1.

Applicare un impulso positivo all'ingresso di orologio H.

L'uscita Q passa a 0, e $\bar{Q}$ a 1.

— Portare J e K a 1.

Applicare un impulso positivo su H.

Q passa a 1 e $\bar{Q}$ a 0.

Applicare un nuovo impulso positivo su H.

Si osserverà un nuovo cambiamento di stato Q = 0, $\bar{Q}$ = 1.

— Constatare che ogni nuovo impulso d'orologio provoca un cambiamento di stato.

E' necessario in questo esperimento collegare H all'uscita del generatore da 1 Hz. Il cambiamento di stato si effettua a questa frequenza.

— Portiamo simultaneamente gli ingressi J e K a livello logico 0; il circuito diventa insensibile all'invio di un segnale in H.

— Portiamo J a livello logico 1 e K a livello logico 0.

Un impulso di orologio porta il circuito nello stato $Q = 1$ e $\bar{Q} = 0$, se il montaggio non é già in questo stato. L'impulso non agisce se il circuito é già nello stato $Q = 1$ e $\bar{Q} = 0$.

In conclusione, l'invio di un segnale ascendente e discendente in H produce l'inversione degli stati in uscita, a condizione che gli ingressi J e K ricevano il livello logico 1.

Considerazione molto importante: Si noterà che nel 7473 il +5V è connesso al terminale 4 ed il — (negativo) al terminale 11.

OSCILLATORI MONOSTABILI

Gli oscillatori che abbiamo studiato sinora hanno la proprietà di poter presentare due stati stabili ed è sufficiente un impulso in ingresso per passare dall'uno all'altro stato.

Il circuito monostabile, come indicato dal suo stesso nome, possiede uno stato stabile nel quale può restare indefinitivamente.

Sotto l'azione di un segnale esterno, detto di scatto, esso passa allo stato opposto chiamato "quasi stabile" per un tempo determinato, dopo il quale ritorna allo stato primitivo.

La durata dello stato "quasi stabile" dipende dalla costante di tempo RC di un gruppo resistenza-capacità inserito nel circuito, generalmente esterno all'integrato dell'oscillatore.

Lo schema di un oscillatore monostabile azionato da un segnale ascendente o discendente è rappresentato in figura 3-21.

Esistono dei monostabili di precisione, quali l'SN7421N, ma è possibile realizzare questo circuito a scopo sperimentale con l'aiuto di due NAND, come indicato nello schema della figura 3-22. Questo circuito non offre la precisione del precedente, ma soddisfa largamente le nostre esigenze di studio.

La resistenza deve essere sufficientemente debole, inferiore a 400 Ω, affinché in stato di riposo l'ingresso di N_2 si trovi a livello 0. Ne risulta che il tempo di scatto di questo montaggio è molto breve, anche se C può arrivare a valori elevati utilizzando condensatori elettrolitici.

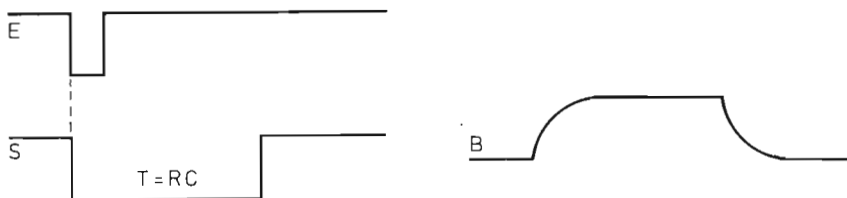



Figura 3-21

Esperimenti

Realizziamo il circuito illustrato in figura 3-22, considerando $R = 400\Omega$ e $C = 0{,}1\ \mu F$.

Il funzionamento di un monostabile si spiega facilmente. A riposo il punto B è a livello 0 e l'uscita S è a livello 1. Essendo l'ingresso 1 di N_1 collegato all'uscita di N_2 e essendo l'ingresso 2 in permanenza a 1, il punto A è normalmente allo stato 0.

Se si applica un breve impulso negativo all'ingresso E, che passa a 0; il sistema si comporta come illustrato graficamente in figura 3-21. Quando l'impulso viene applicato, l'uscita N_1 assume il livello 1 ed il condensatore si carica. Quando il potenziale di C raggiunge il valore di 2,8V, l'ingresso 4 di N_2 si trova ugualmente a livello 1 e l'uscita passa a zero. Il punto A si mantiene a livello 1 dopo la scomparsa dell'impulso. Il potenziale positivo del punto B non può mantenersi per molto tempo a causa della resistenza R. Quando questo valore è sufficientemente basso, l'ingresso di N_2 assume nuovamente il livello zero, e l'uscita ripassa allo stato iniziale 1.

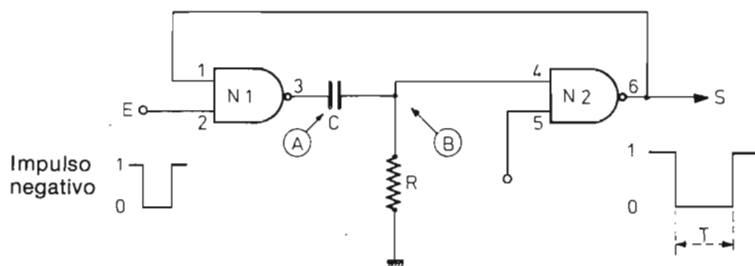



Figura 3-22

Constatiamo che il segnale di uscita, che inizia su uno dei fianchi del segnale di ingresso, è indipendente dalla durata del segnale di ingresso.

L'impulso negativo in ingresso deve comunque risultare più corto del segnale generato dal monostabile. L'impulso negativo d'ingresso deve tuttavia essere più corto del segnale liberato dal monostabile.

L'ingresso 5 di N_2 può essere impiegato per bloccare l'uscita a livello alto, rendendo il circuito insensibile a qualsiasi impulso di scatto.

Per realizzare questo montaggio sul nostro simulatore è necessario preparare uno speciale cavo di connessione che collegherà l'uscita 3 di N_1 e l'ingresso 4 di N_2. Il condensatore sarà disposto in serie e la resistenza R avrà un capo collegato al condensatore e l'altro a massa.

TRIGGER DI SCHMITT

Il trigger di Schmitt è un dispositivo ove lo stato dell'uscita dipende dalle variazioni ascendenti o discendenti della tensione d'ingresso, questi passaggi determinano delle soglie nelle quali i valori differiscono di uno scarto chiamato "isteresi del Trigger".

Il trigger di Schmitt è un circuito bistabile in quanto la sua uscita assume due stati stabili 1 e 0, a seconda che la tensione passi al di sotto o al di sopra delle soglie di riferimento. Esso è però più frequentemente definito come circuito astabile.

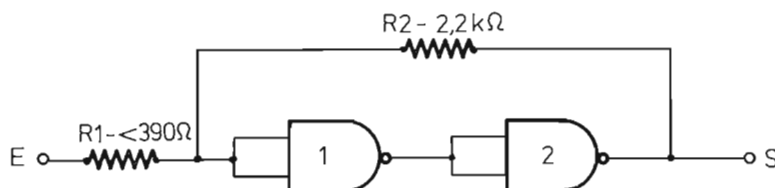



Figura 3-23.

Esistono dei circuiti integrati con doppio Trigger a quattro ingresi, quali l'SN741321, ma noi studieremo il funzionamento del circuito impiegando due invertitori montati come illustrato nello schema di fig. 3-23. Quest'ultimo non avrà la precisione del precedente, ma sarà ugualmente utile ai nostri esperimenti.

Principio di funzionamento

Il principio di funzionamento di un trigger di Schmitt è basato sulla reazione positiva dell'uscita S sull'ingresso E tramite un ponte di resistenze, costituito da R_1 e R_2. Con elementi aventi i valori scelti all'inizio, la tensione in ingresso è inferiore a 1,5V e l'ingresso della porta 1 è al livello zero. Quando la tensione si eleva sufficientemente da permettere il passaggio dell'uscita dell'invertitore 1 allo stato 0, la tensione di uscita

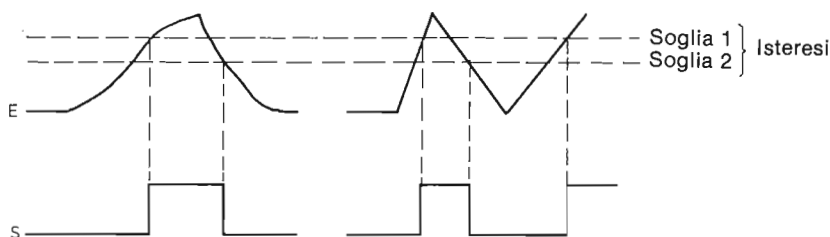



Figura 3-24.

della porta 2 si eleva tanto più rapidamente quanto una parte di questa tensione viene portata all'ingresso tramite R_2. Il passaggio dell'uscita S dallo stato 0 allo stato 1 si effettua in un tempo molto breve, dell'ordine di 40 μs, determinato dalla relazione tra i valori di R_1 e R_2 essendo R_1, sempre inferiore a 390 Ω.

Se ora la tensione discende intorno a 1V, l'ingresso della porta 1 è allo stato 0 e l'usci ta passa molto rapidamente a 0.

Il circuito presenta all'ingresso un ciclo d'isteresi che permette di eliminare l'influenza di componenti parassite che possono sovrapporsi alla tensione d'ingresso.

Il diagramma dei tempi per le differenti tensioni E d'ingresso è rappresentato in figura 3-24.

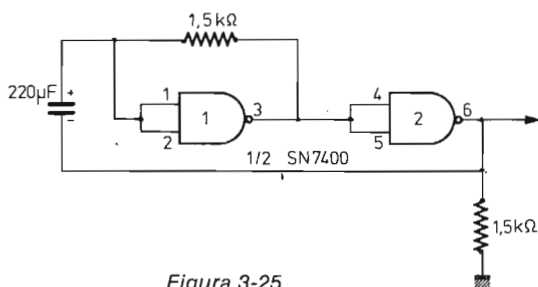



Figura 3-25.

Realizzazione pratica di un trigger

Il trigger di Schmitt è frequentemente impiegato nei calcolatori come "temporizzatore".

Il montaggio pratico dello schema in figura 3-25, realizzato sul circuito stampato alla figura 3-26, può essere impiegato come temporizzatore nelle unità di calcolo che studieremo in seguito.

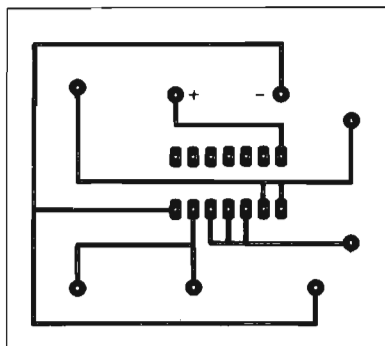



Figura 3-26a.

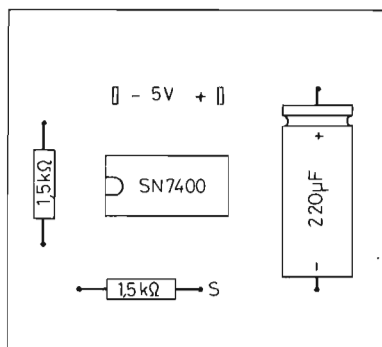



Figura 3-26b.

CAPITOLO IV

CALCOLO E VISUALIZZAZIONE

IL CALCOLO BINARIO

Prima di proseguire nello studio dei circuiti integrati logici, è necessario completare le nostre conoscenze sul calcolo binario che è strettamente legato ai circuiti logici.

Vediamo ora come operare con un numero binàrio per ottenere i risultati delle operazioni aritmetiche semplici.

Si deve in primo luogo tener conto del fatto che le stesse operazioni matematiche più complesse sono in definitiva il risultato di una successione più o meno lunga di addizioni o di sottrazioni: è quindi necessario conoscere bene come si effettuano queste due operazioni.

Addizione binaria

Bisogna ricordare le seguenti quattro regole:

$0 + 0 = 0$
$0 + 1 = 1$
$1 + 0 = 1$
$1 + 1 = 0$ con riporto di $1 = 10$
$1 + 1 + 1 = 11$

Questa ultima regola è valida nelle differenti forme in cui può presentarsi:

$$2^0 + 2^0 = 1 + 1 = 2^1$$

Come nelle operazioni in decimale, l'ordine appartenente alla potenza superiore deve essere riportato.

Esempio:

```
 1 11 1      riporti
  1011011              91
  1011010            + 90
 --------           -----
 10110101           = 181
```

Sottrazione binaria

Il metodo che descriveremo è valido per il sistema binario (in base 2), solamente come caso particolare. In effetti per il sistema binario, generalmente si utilizza il metodo del complemento a 2, più generalmente chiamato metodo di complemento a numeri equivalenti alla base della numerazione.

A maggior chiarimento, prendiamo per esempio una sottrazione in base 10, con la quale siamo più familiarizzati.

La sottrazione

$$5724 - 3817 = 1907$$

si può scrivere:

$$5724 + (10000 - 3817) - 10000 = 1907$$

I termini fra le parentesi si chiamano complementi a 10 del termine sottrattivo.

Calcoliamo il complemento a 10:

$$10000 - 3817 = 6183$$

E sommiamo il risultato al numero maggiore:

$$6183 + 5724 = 11907$$

Otteniamo un risultato uguale a quello ricercato, sopprimendo la cifra più significativa (l'1 posto all'estrema sinistra).

In generale, il complemento a B (base di numerazione) d'un numero N, in base B costituito da n cifre, è dato dalla formula:

$$\text{complemento a B} = B^{o} - N$$

Nel caso di numeri binari, il complemento a 2 d'un numero N formato da N bits è un numero ancora di n bits ottenuto agiungendo 1 al complemento a 1 di ciascun bit di N. Riassumendo, il complemento di un numero binario è un numero nel quale tutti i bits sono invertiti, ("bit" è l'abbreviazione di binary digit che in inglese significa cifra binaria)

Il complemento di 01100 è 10011.

Esempio: Trovare il complemento a 2 del numero 110101 (53).

110101	numero N
001010	complemento di N
1 +	addizione di 1
001011	complemento a 2 di N

Sottrazione binaria con il metodo del complemento a 2.

Essa si effettua facendo il complemento a 2 del termine sottrattivo, che dovrà in seguito essere aggiunto al numero più grande.

Per ottenere il risultato, è necessario eliminare il bit più significativo del risultato di questa somma (il primo a sinistra).

Per essere più chiari, proponiamo un esempio:

Binario	Decimale	
110011	51	numero più grande
011001 —	25 —	termine sottrattivo
100110		numero complementare del termine sottrattivo
1 +		addizione di 1
100111		complemento a 2 del termine sottrattivo
110011 +		numero più grande
1011110	26	risultato

Se il termine sottrattivo ha meno bits del numero più grande, si rende necessario aggiungere degli zeri sulla sinistra per rendere il numero dei bits uguale al precedente.

La moltiplicazione binaria

Ricordiamo le quattro regole seguenti:

$$0 . 0 = 0$$
$$0 . 1 = 0$$
$$1 . 0 = 0$$
$$1 . 1 = 1$$

Queste regole sono facili da ricordare, in quanto sono identiche a quelle impiegate per i numeri decimali.

Vi citiamo di seguito gli esempi sufficienti a chiarire il procedimento:

Effettuare la moltiplicazione: 103 . 3 = 309

binario	decimale
1100111 x 11	103 x 3
1100111 1100111	
100110101	309

In questa operazione, si nota la necessità di scalare il moltiplicando verso sinistra. Se nel moltiplicatore appare uno 0, si scala di un posto per ogni 0.

Per mettere in evidenza ciò che abbiamo detto, effettuiamo la seguente operazione:

103 . 26 = 2678

```
   1100111 ×        103 ×
     11010           26
  ---------
   0000000
  1100111
 0000000
1100111
1100111
------------       -----
101001110110       2678
```

Con i numeri binari a virgola, la risoluzione si effettua ancora in maniera analoga a quella del sistema decimale.

Effettuare la seguente moltiplicazione:

12,875 × 2,5 = 32,1875 la soluzione è la seguente:

binario	decimale
1100,111 x 10,1 ――――― 1100111 1100111 ――――― 100000,0011	12,875 x 2,5 ――――― 32,1875

Non parleremo della divisione binaria per il fatto che queste regole, per quanto semplici, non sono praticamente applicabili alle calcolatrici che effettuano questa operazione tramite sottrazioni ripetute.

DECODIFICATORE BCD

Abbiamo visto che i circuiti logici non possono assumere che due stati binari 0 e 1, per rappresentare le dieci cifre o le lettere si deve quindi usare un codice.

Esistono numerosi tipi di codici ma il più diffuso è il codice BCD (codice binario decimale) o codice 1-2-4-8.

Una cifra decimale è espressa in binario con quattro informazioni, (o bits) a due stati in un numero dato ogni cifra è sostituita dal suo codice.

Si ottiene quindi la seguente tabella corrispondente:

	A 1	B 2	C 4	D 8
0	0	0	0	0
1	1	0	0	0
2	0	1	0	0
3	1	1	0	0
4	0	0	1	0
5	1	0	1	0
6	0	1	1	0
7	1	1	1	0
8	0	0	0	1
9	1	0	0	1
10	0	1	0	1
11	1	1	0	1
12	0	0	1	1
13	1	0	1	1
14	0	1	1	1
15	1	1	1	1

Vediamo qualche esempio di decodifica:

5 ⟶ 1010
57 ⟶ 1010 1110
5769 ⟶ 1010 1110 0110 1001

Nei sistemi logici si impiega generalmente il sistema codificato BCD. Talvolta viene impiegato il sistema binario semplice che si differenzia dal precedente a partire da 10.

Studieremo ora la composizione di un decodificatore BCD decimale. Ogni decodificatore permette la decodificazione di una sola cifra. Ciascuno degli ingressi ABCD deve ricevere informazioni o bits corrispondenti alla cifra data.

Realizzazione di un contatore BCD

La realizzazione di questo contatore esige l'impiego di due circuiti SN 7473 nei quali i quattro oscillatori J-K sono disposti in cascata come in figura 4-1.

Le connessioni da effettuare sul simulatore sono indicate in figura 4-2. Non si dimentichino le connessioni di alimentazione ai piedini 4 e 11.

Figura 4-1.

Figura 4-2.

Ogni oscillatore divide per due. Il funzionamento è semplice: è sufficiente lasciare gli ingressi J e K in aria ed applicare all'ingresso H un segnale che, per un periodo completo, passi da meno di 0,8 V a più di 2V e ridiscenda da più di 2 V a meno di 0,8 V.

L'ingresso H del primo oscillatore è quindi comandato dall'impulso positivo del circuito anti-rimbalzo, la sua uscita Q comanda l'ingresso H dell'oscillatore successivo, e così di seguito.

Per porre l'oscillatore a zero, è sufficiente mettere per un breve periodo a massa i terminali R, tramite un collegamento, utilizzando la massa di uno degli interruttori I del simulatore.

Non rimane quindi che azionare i pulsante del circuito anti-rimbalzo affinchè i diodi LED si illuminino secondo una configurazione sequenziale corrispondente alla tabella precedente.

Un conteggio rapido e regolare si otterrà collegando l'ingresso H del primo oscillatore al generatore da 1 Hz.

Si noterà che questo contatore non può oltrepassare il 15, in quanto il sedicesimo impulso azzera il sistema di visualizzazione. Per conteggiare numeri superiori a 15, sarà necessario impiegare altri oscillatori all'uscita del nostro circuito; la capacità di conteggio è in funzione del numero degli oscillatori.

Questo oscillatore ci offre la possibilità di familiarizzare con i contatori binari. Tuttavia, se questo metodo di conteggio è comodo per la sua semplicità, è preferibile per ragioni di praticità impiegare i sistemi di conteggio decimale. L'elemento che costituisce un tale sistema porta il nome di "decade". Quindi un gruppo di più oscillatori può costituire una decade, per esempio con un insieme presentante dieci stati possibili (0, 1, 2, 3, ... 8 e 9) si può, passando dall'uno all'altro stato nell'ordine crescente di ciascun impulso d'ingresso, liberare un impulso di uscita quando la decade passa dallo stato 9 allo stato 0. Ci vogliono almeno 4 oscillatori per fare una decade.

Esempio di contatore per tre con un oscillatore J-K

Anzichè dividere per 2 come abbiamo fatto seguendo lo schema della figura 4-1, è facile realizzare dei contatori che ripassano allo stato iniziale dopo un determinato numero d'impulsi di comando applicati all'ingresso.

Lo schema di un contatore per tre è indicato in figura 4-3. Il suo funzionamento è molto semplice.

All'origine i due oscillatori sono allo stato 0:

$Q = 0, \overline{Q} = 1$

Essendo J_1 in aria, si trova allo stato 1, così come K_1 e $\overline{Q}_2$. Allo stesso modo $J_2 = Q_1 = 1$ e K_2 in aria $= 1$.

Il primo impulso applicato all'ingresso H_1 introduce l'oscillazione dei due circuiti J – K; ciò implica $\overline{Q}_1$ e $Q_2 = 0$ e, conseguentemente K_1 e $J_2 = 0$.

Il secondo impulso non ha alcun effetto sull'oscillatore 1, perchè $K_1 = 0$ e $J_1 = 1$ e perchè questo si trova già allo stato 1. Al contrario, fa oscillare il secondo in quanto questo si trova a 0 su J_2 e 1 su K_2, e quello è allo stato 1. Esso passa dunque a 0 e Q_2 e K_1 ripassano a 1.

Esso quindi passa dunque a 0 e Q_2 e K_1 ripassano a 1.

Il terzo impulso non agirà sul secondo oscillatore perchè esso ha sempre 0 sul suo ingresso J_2 e 1 su K_2 e poichè è già a 0. Questo terzo segnale farà però oscillare il primo J-K che ritorna così allo stato iniziale 0.

Riassumendo, il primo impulso fa oscillare i due J-K, il secondo impulso riporta il secondo oscillatore a 0, infine il terzo impulso riporta il primo oscillatore a 0. Si è attuato un conteggio per tre.

La verifica di quanto descritto, si effettua con facilità sul simulatore, realizzando lo schema indicato in figura 4-3.

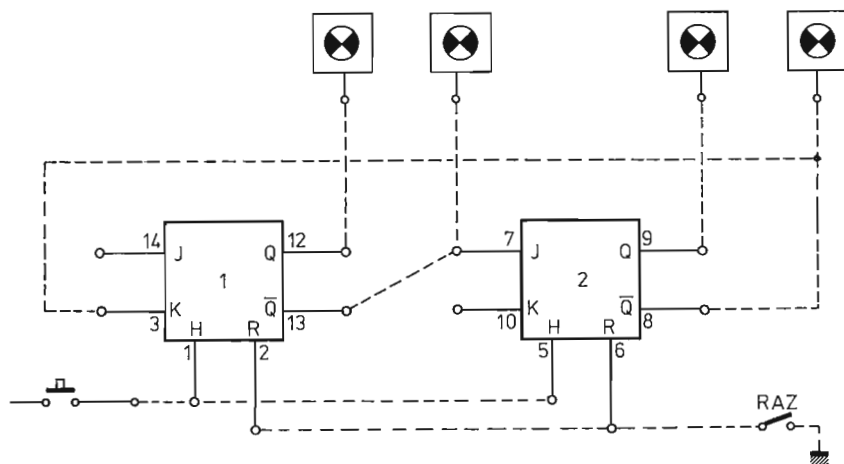



Figura 4-3

DECADE SN7490N

Esistono diversi tipi di decade classificati in funzione delle loro uscite. I nostri esperimenti si limiteranno all'SN7490N.

Il contenitore comprende 10 uscite e 4 ingressi.

Il contatore a decade SN7490N è composto da due divisori indipendenti:

— un divisore per 2 (ingresso piedino 14, uscita piedino 12)

— un divisore per 5 (ingresso piedino 1, uscita piedino 11).

E' possibile altresì impiegare il circuito in diversi modi:

— impiego separato del divisore per 2 e del divisore per 5

— impiego come divisore per 10

— impiego come contatore per 10 codificato in BCD. In questo caso l'uscita 12 deve essere collegata all'ingresso 1.

E su quest'ultimo impiego che eseguiamo i nostri esperimenti.

Lo schema delle connessioni è illustrato in figura 4-4.

Le uscite cambiano di stato secondo il numero di impulsi applicati all'ingresso.

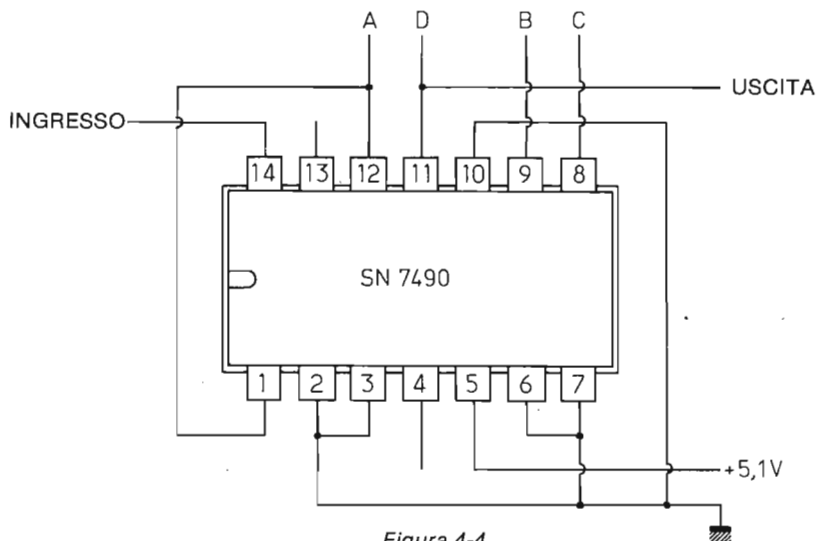



Figura 4-4.

Per esempio, se applichiamo un solo impulso all'ingresso (piedino 14), la tensione sul piedino 12 passerà a 2,4 V. Se invece applichiamo due impulsi, rileveremo la stessa condizione al piedino 9; con tre impulsi, al contrario, questa condizione si rileva sia sul piedino 12 che sul piedino 9, e così di seguito conformemente alla tabella di corrispondenza illustrata precedentemente.

Come potremo constatare, sui piedini 12-9-8-11 avremo una sequenza codificata che permette di stabilire con una precisione assoluta il numero degli impulsi applicati all'ingresso. Su queste quattro uscite, noi avremo un codice binario. Se desideriamo una coda decimale, sarà necessario impiegare un altro circuito integrato capace di convertire il codice binario in codice decimale.

Questa funzione viene assicurata dal decodificatore.

L'applicazione più rispondente a tale circuito è l'utilizzazione congiunta con un decodificatore BCD decimale (SN7441 e SN74141), che permette di comandare i tubi visualizzatori.

TUBI NIXIE E DECODIFICATORI BCD

I tubi NIXIE impiegati negli apparati digitali per visualizzare una serie di numeri sono essenzialmente delle lampade al NEON, all'interno delle quali sono disposti più catodi aventi la configurazione di ciascun numero; questi catodi sono disposti uno di seguito all'altro. I tubi NIXIE hanno un solo anodo.

Se si connette l'anodo ad una tensione positiva dell'ordine di 150V ed applichiamo ad uno solo dei catodi il negativo di questa tensione, vedremo accendersi il numero corrispondente. Quando in effetti, tra l'anodo e uno dei catodi esiste una tensione continua si verifica un passaggio di elettroni che provoca la luminescenza del catodo, o meglio una emissione luminosa entro uno spettro che va dal rosso al blu.

R1
+160V
V1
0 1 2 3 4 5 6 7 8 9
16 15 14 13 12 11 10 9
SN 74141
1 2 3 4 5 6 7 8
R2
R3
R4
R5
S1 S2 S3 S4
+ 5,1V
A D B C

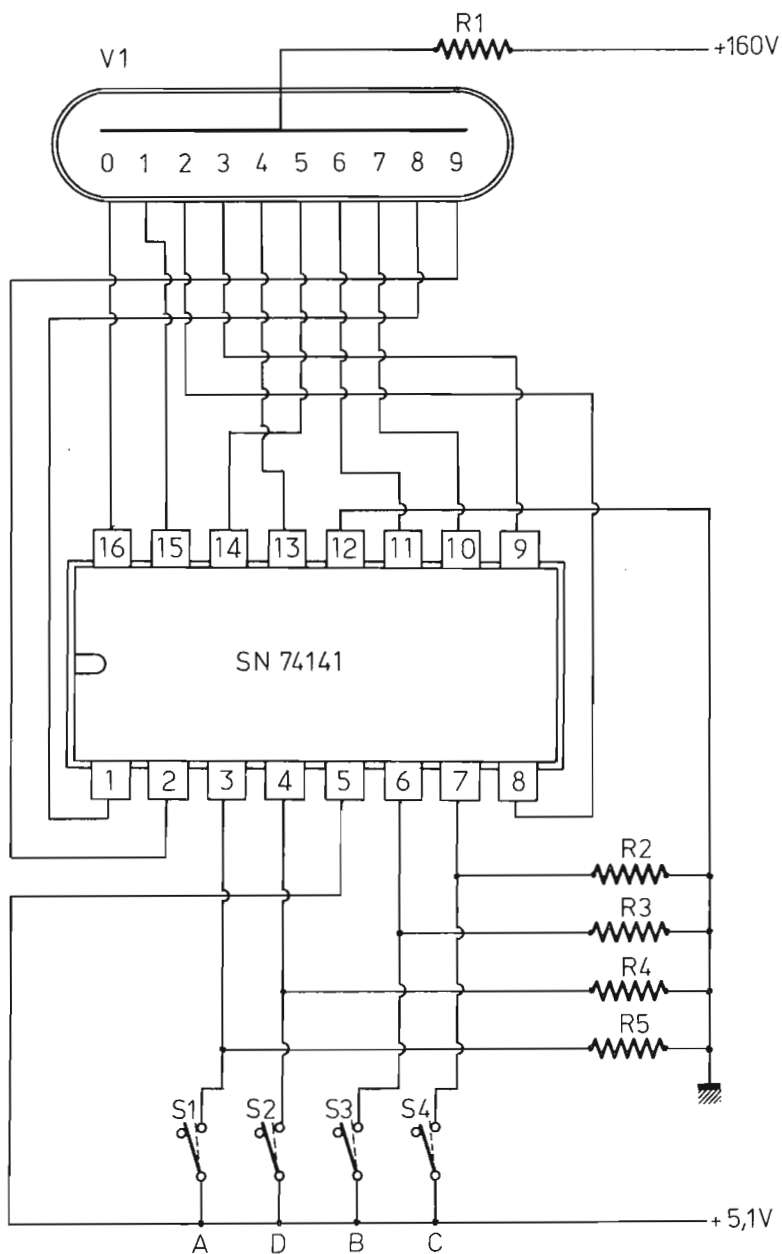



Figura 4-5

Per ottenere l'illuminazione dei diversi numeri è quindi necessario impiegare un decodificatore in grado di chiudere a massa progressivamente da 0 a 9 i differenti catodi, secondo il codice applicato all'ingresso.

Il decodificatore più adatto a questa funzione è l'SN74141.

Senza entrare nei dettagli si può dire che questo integrato contiene una serie di porte NAND, disposte in modo da ricevere sull'ingresso il codice ABCD rilevato all'uscita di una decade, e di trasformarlo in una codifica decimale. La commutazione a massa dei catodi del tubo NIXIE si ottiene con una serie di transistori esistenti nello stesso circuito integrato.

Se si vuole effettuare un semplice controllo per verificare il funzionamento, si potrà realizzare il circuito della figura 4-5, vale a dire connettere ai quattro ingressi (piedini 3-6-7-4) quattro semplici interruttori, oppure un commutatore binario, collegato alla tensione positiva di 5 V. Cortocircuitando i quattro interruttori, secondo il codice BCD riportato prima, vedremo accendersi i numeri corrispondenti sulle lampade. Il resistore R_1 avrà un valore di circa 10 k Ω, mentre quelli da R_2 a R_5 avranno un valore di 220 Ω. Questi ultimi devono mantenere la condizione 0 quando gli interruttori sono aperti.

Realizzazione di un semplice contatore

Come si può constatare nella figura precedente, l'ingresso di un decodificatore SN74141 corrisponde all'uscita di una decade SN7490 divisore per 10. Viene quindi naturale l'opportunità di connettere fra di loro i due circuiti integrati come indicato nella figura 4-6. Avremo così realizzato un semplice contatore che, per ogni impulso applicato all'ingresso farà apparire un numero sui tubi NIXIE.

Conviene rammentare che se si impiega, all'ingresso dell'SN7490, dei semplici interruttori per simulare gli impulsi, la visualizzazione sarà difficilmente ottenuta a causa del noto fenomeno di rimbalzo che falsa il rapporto tra il numero delle chiusure ed il risultato. Si impiegherà quindi un interruttore elettronico o un generatore di impulsi del tipo precedentemente descritto.

I tubi NIXIE hanno l'inconveniente di necessitare di una tensione d'alimentazione che va dai 150 ai 160 V. Un contatore alimentato con tensioni che partano dai 5 V può essere realizzato con l'impiego di diodi LED, come illustra lo schema di figura 4-7. Si impiegherà come decodificatore l'SN7442. Il resistore R_1 avrà un valore dell'ordine dei 100 ÷ 120 Ω. Ciascun diodo consuma dai 5 ai 25 mA. Si ottiene l'accensione di un solo diodo al primo impulso, di un secondo diodo al secondo impulso, e così di seguito.

Si noterà che l'SN7442 ha una disposizione dei terminali diversi dall'SN74141. Gli ingressi corrispondenti ai piedini 15 - 14 - 13 - 12, così come i terminali di uscita hanno un ordine sequenziale illustrato nello schema.

Realizzazione pratica di un contatore a diodi LED

Come si può rilevare i decodificatori hanno così come i terminali un contenitore a 16 piedini. Dovremo quindi realizzare una scatola di connesioni dotata di un supporto a 16 piedini.

Il circuito stampato della parte superiore è riprodotto nella figura 4-8, l'insieme viene sistemato in un contenitore Teko da 155 x 90, tipo P3.

E' necessario un sistema di visualizzazione equipaggiato di 10 diodi LED. Ciò si realizza facilmente su una piastra Veroboard.

La decade 7490 verrà montata sul simulatore e l'ingresso comandato con il circuito anti-rimbalzo.

R_1 avrà un valore da 100 a 120 Ω

R1
+160V
0 1 2 3 4 5 6 7 8 9
16 15 14 13 12 11 10 9
SN 74141
1 2 3 4 5 6 7 8
+ 5,1V
A D B C
INGRESSO
14 13 12 11 10 9 8
SN 7490
1 2 3 4 5 6 7

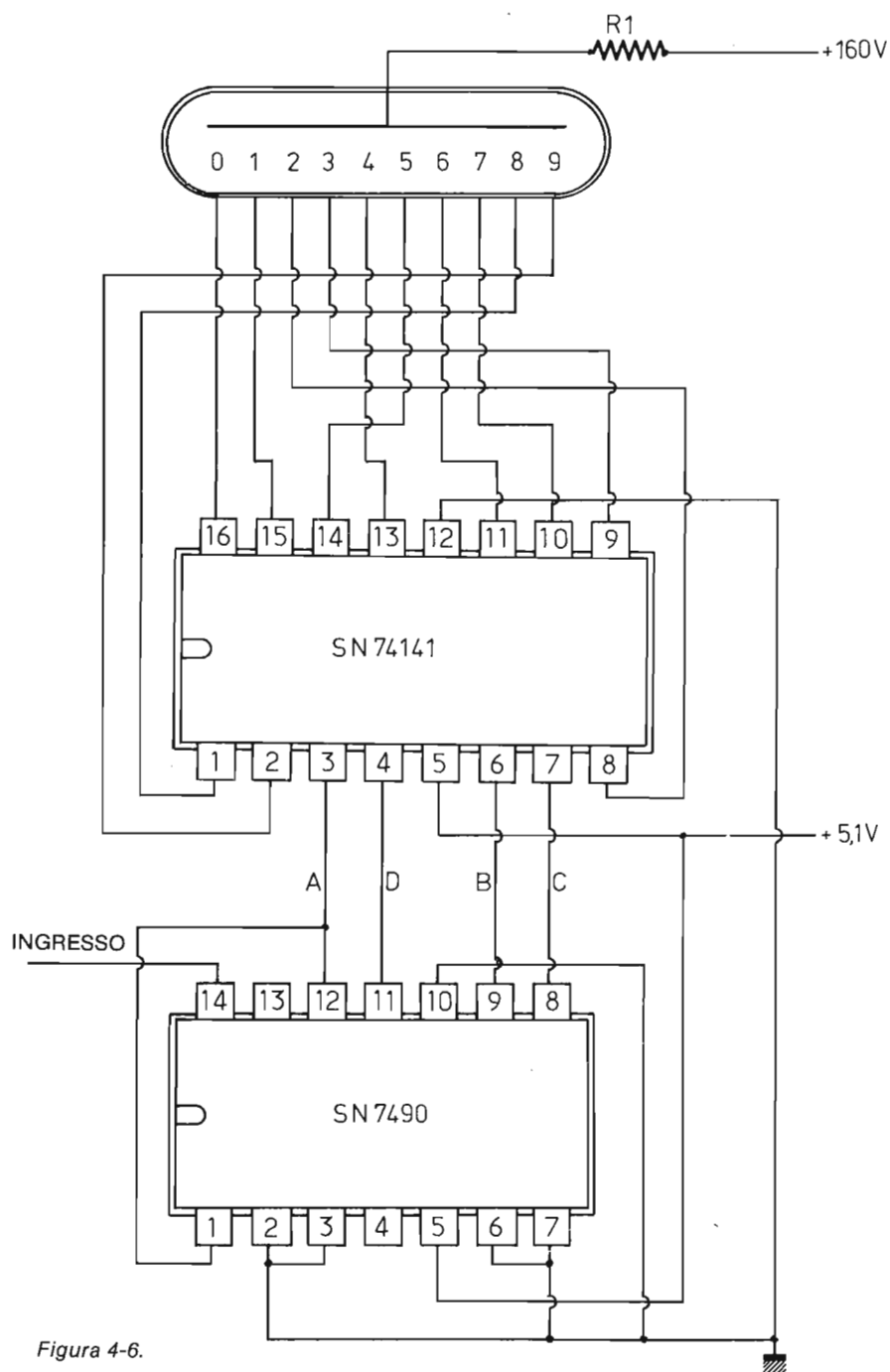
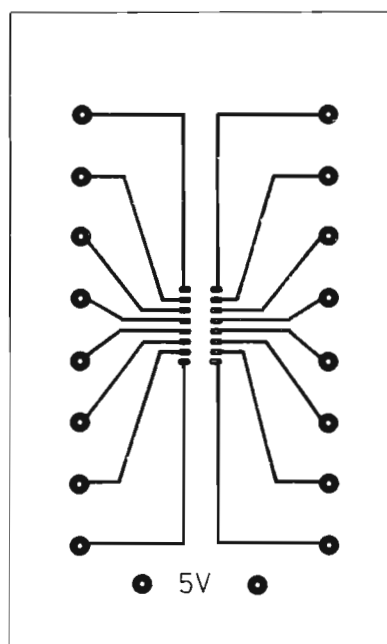
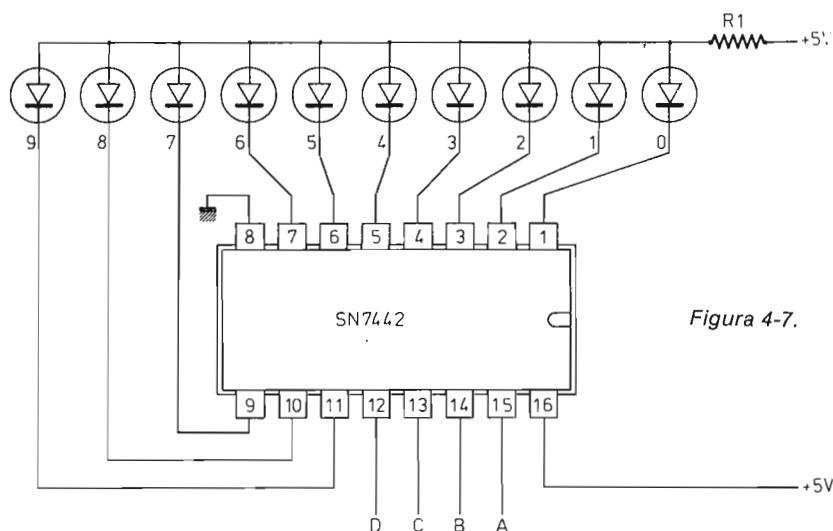



Figura 4-6.

Figura 4-7.

Figura 4-8.

I DISPLAYS A SETTE SEGMENTI

Al posto delle lampade NIXIE per ottenere la visualizzazione di numeri è possibile impiegare degli elementi capaci di formare le cifre grazie alla combinazione di sette segmenti (o più) luminosi. Questi elementi, a differenza delle NIXIE, hanno il vantaggio

di avere dimensioni molto più ridotte e di richiedere una tensione d'alimentazione di soli 5V, ossia una tensione uguale a quella impiegata nell'alimentazione di tutti gli integrati del circuito digitale. Altro vantaggio del display sta nel fatto che le cifre vengono rappresentate su un unico piano.

Esistono tre tipi di display: quelli a filamenti, gli elettroluminescenti ed i tipi a cristalli liquidi.

I primi possono essere considerati come sette lampade i cui filamenti rettilinei sono disposti come in figura 4-9. I secondi sono comparabili a sette diodi LED a forma di segmenti disposti come in precedenza. In pratica, tuttavia, essendo la superficie emettitrice di un diodo elettroluminescente molto piccola, si forma il segmento mettendo di seguito più diodi che formano il segmento tramite una successione di punti.

I terzi display funzionano secondo un principio particolarissimo, che consiste nel provocare la trasparenza o l'opacità di un certo substrato (chiamato cristallo liquido), polarizzandolo con una determinata tensione continua.

Così, una determinata sezione di cristallo liquido, trovandosi sotto tensione, diviene trasparente, così come non lo è in assenza di tensione. Si possono ottenere, per determinati substrati, gli effetti opposti.

Display a filamento e decodifiche appropriate

Per comprendere come sia possibile la formazione di tutti numeri da 0 a 9 impegando sette segmenti, è opportuno riferirsi alla figura 4-10, sulla quale è possibile rilevare come sono disposti i sette filamenti di un indicatore Minitron.

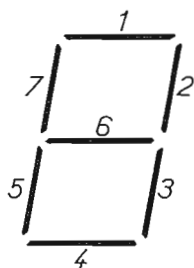
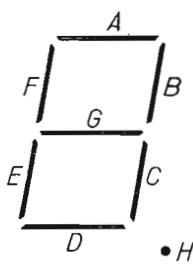
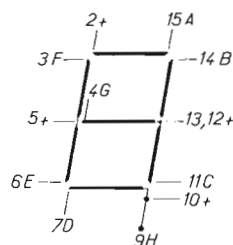



Figura 4-9. Figura 4-10. Figura 4-11.

Sul disegno di figura 4-11 i numeri corrispondono ai piedini del supporto, raffigurato esso stesso in figura 4-12, e le lettere da A a G al settore del filamento indicato dalle lettere corrispondenti, sulla figura precedente.

I piedini 1-8-16 sono delle connessioni interne che non devono essere cablate. I piedini 2-5-10-12-13 sono gli anodi comuni da collegare al +5 V. I differenti segmenti: A, B, C, D, E, F, G, H, s'illuminano se i piedini 15, 14, 11, 9, 7, 6, 4, 3 sono collegati al negativo dell'alimentazione.

Il piedino 9 corrisponde al punto decimale.

E' facile verificare il funzionamento di un indicatore Minitron disponendolo sul supporto a 16 piedini della nostra ultima scatola di connessione.

Collegando successivamente gli 8 catodi a massa, cioè al meno dell'alimentazione, come illustrato in figura 4-13, si otterrà l'illuminazione di ognuno dei segmenti secondo la numerazione della figura 4-9.

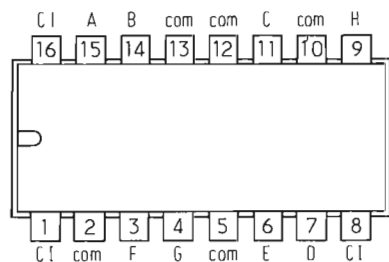
Come si può constatare, la decodifica che noi abbiamo precedentemente usato con i tubi NIXIE, non può essere impiegata in questo circuito, in quanto esso possiede dieci uscite che commutano progressivamente a massa i catodi da 0 a 9. In questo caso è necessario un nuovo decodificatore che sempre pilotato dal divisore decimale SN7490,

CI: collegamento interno, non cablare.
Vista lato visualizzazione

Figura 4-12.

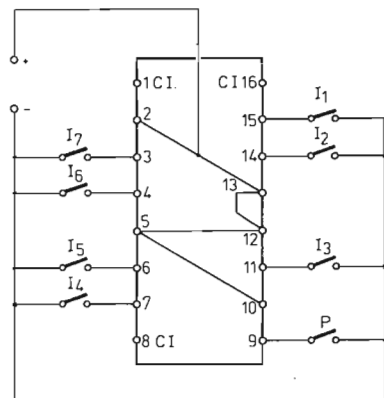



Figura 4-13.

quindi con un'uscita A-B-C-D possa convertire questo codice in un altro a 7 uscite, secondo la tabella della verità riportata di seguito:

Cifra che appare	TERMINALI						
	15	14	11	7	6	3	4
0	A	B	C	D	E	F	—
1	—	B	C	—	—	—	—
2	A	B	—	D	E	—	G
3	A	B	C	D	—	—	G
4	—	B	C	—	—	F	G
5	A	—	C	D	—	F	G
6	—	—	C	D	E	F	G
7	A	B	C	—	—	—	—
8	A	B	C	D	E	F	G
9	A	B	C	—	—	F	G

I decodificatori adatti ai displays a sette segmenti sono i seguenti:

SN7446 - SN7447 - SN7448 - SN7449

Le uscite dei due primi, si collegano a massa quando i segmenti interessati devono illuminarsi (logica negativa); i due rimanenti (SN7448 - SN7449) si chiudono al contra-

rio con le uscite +5 V, per avere l'illuminazione dei segmenti (logica positiva). Figura 4-14 e figura 4-15.

I decodificatori sono altresì dotati d'ingressi e d'uscite supplementari frequentemente usate nei circuiti d'impiego.

Le principali funzioni di tali prese supplementari sono le seguenti:

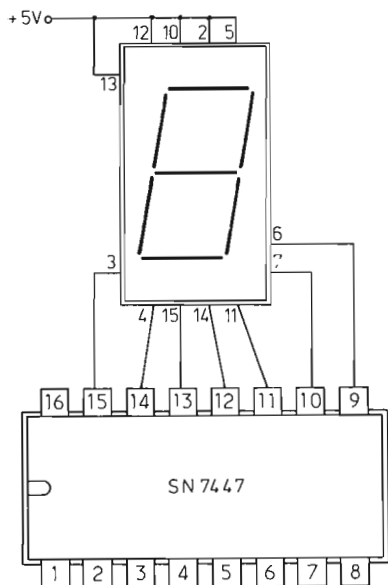



Figura 4-14.

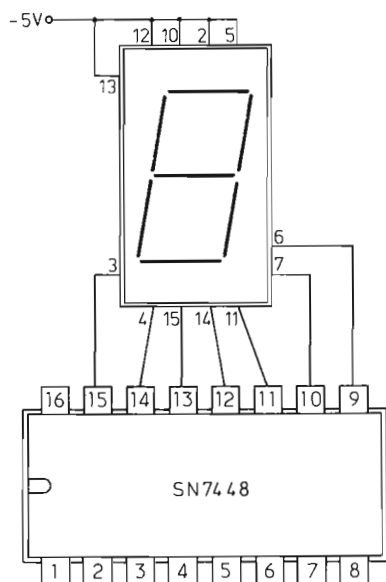



Figura 4-15.

1. Ingresso (terminale 3) che, se viene messo a massa, illumina tutti i segmenti indipendentemente dalla combinazione logica applicata agli ingressi principali A-B-C-D e che serve alla verifica dell'integralità dei segmenti. In effetti, un segmento interrotto potrebbe provocare una lettura errata senza che questa possa essere rivelato: per esempio, se il segmento A è guasto, apparirà la cifra 1 al posto della cifra 7. Questo piedino si chiama normalmente "LAMP TEST".

2. Ingresso per la modulazione dell'intensità dei segmenti per adattare automaticamente la loro luminosità alla luce ambiente. Questo ingresso chiamato abitualmente "RBO" corrisponde al piedino 4. Questo terminale, unitamente a quello contiguo chiamato "RBI" (piedino 5), è molto utile per evitare che su un display non appaia la cifra "0" se questo piedino è collegato a massa.

Le connessioni di questi decodificatori al display sono indicati in figura 4-16. I quattro ingressi A-B-C-D, che devono essere collegati alle uscite del divisore decimale SN7490, corrispondono ai terminali 7 = A; 1 = B; 2 = C; 6 = D.

Volendo fare lo stesso esperimento fatto con i tubi NIXIE, potremo connettere a questi quattro piedini altrettanti interruttori come indicato in figura 4-17, per ottenere così la formazione delle cifre da 0 a 9, secondo il codice seguente che in definitiva, è identico a quello fornito all'uscita di un divisore SN7490.

1
2
3
4
5
6
7
8
16
15
14
13
12
11
10
9
Punto
+5V
16
15
14
13
12
11
10
9
SN 7447
B
C
D
A
1
2
3
4
5
6
7
8
B
C
D
A

Figura 4-16.

16
15
14
13
12
11
10
9
SN 7447
1
2
3
4
5
6
7
8
220Ω
220Ω
220Ω
220Ω
I1
I2
I3
I4
+5V

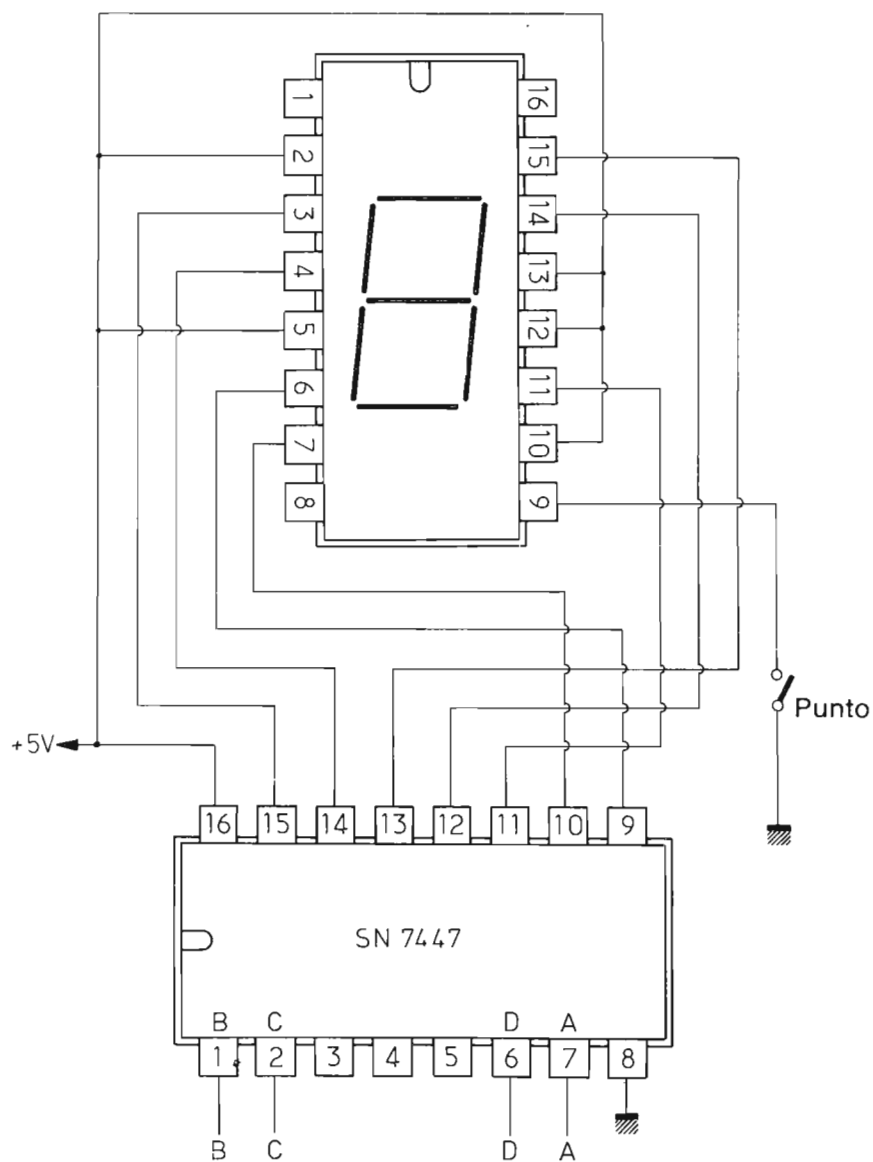
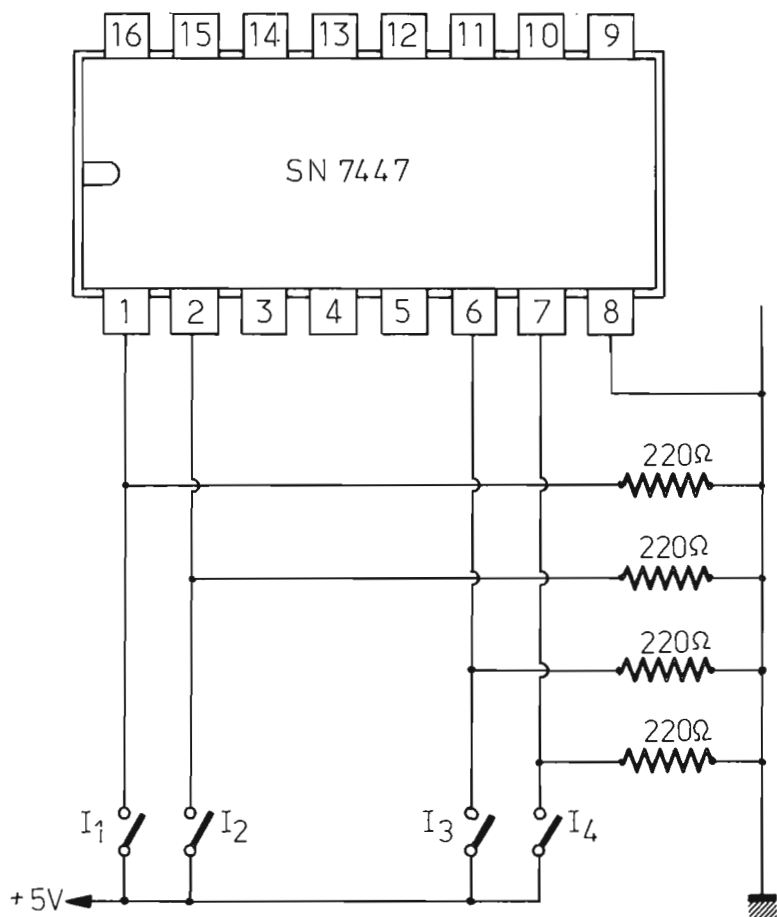



Figura 4-17.

Ingresso da collegare al + 5V				Cifra che appare sul display
A	B	C	D	
				0
x				1
	x			2
x	x			3
		x		4
x		x		5
	x	x		6
x	x	x		7
			x	8
x			x	9

Come si può constatare, i terminali collegati al positivo corrispondono all'accensione dei segmenti, secondo la tabella precedente.

La disposizione dei terminali del divisore SN7490 è illustrata alla figura 4-18 e quella del decodificatore 7447 alla figura 4-19.

DISPLAY LUMINESCENTI

I display a filamento, necessitano di una corrente dell'ordine di 8 ÷ 10 mA, ma la tensione dell'alimentazione non è critica, rimane compresa tra i 4 e i 7,5V. Uno dei suoi vantaggi è quello d'impiegare per supporto la stessa zoccolatura a 16 piedini dei circuiti integrati..

Come il precedente, il display luminescente necessita di tensioni basse dell'ordine dei 5V.

Le cifre vengono sempre formate secondo lo stesso principio dei sette segmenti, avendo tuttavia il vantaggio di avere dieci piedini d'uscita in luogo dei 16. Un esemplare di questo tipo è il display Monsanto MAN 5 oppure 7, la cui disposizione dei terminali è indicata in figura 4-20, mentre lo schema equivalente è in figura 4-21. L'aspetto è quello indicato in figura 4-22.

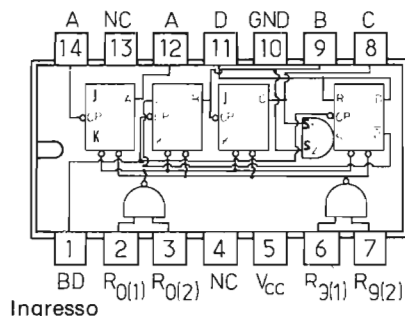



Figura 4-18

Un esperimento molto semplice consiste, dopo aver montato il display su uno dei supporti del simulatore, nel connettere i piedini 3,9 e 14 al positivo dell'alimentazione e, successivamente, ciascuno degli altri piedini al negativo tramite un resistore da 220 Ω. Vedremo illuminarsi successivamente i differenti segmenti a, b, c, d, e, f, g ed il punto.

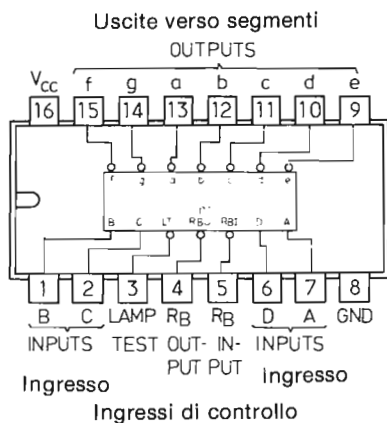



Figura 4-19.

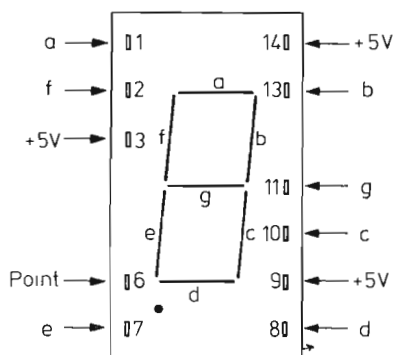



Figura 4-20

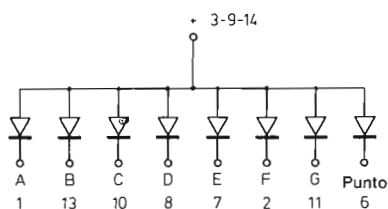



Figura 4-21

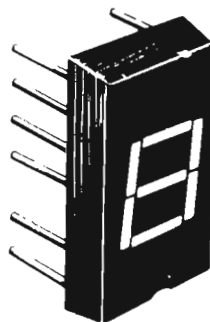



Figura 4-22

Per formare i numeri da 1 a 9 sarà sufficiente collegare i circuiti secondo il codice della tabella di pagina seguente.

Osservazione: per illuminare il punto decimale, si deve collegare il piedino P al negativo dell'alimentazione.

Per pilotare un display MAN 7, è indispensabile impiegare un decodificatore che cortocircuiti i piedini del display verso la massa, come fatto con i decodificatori SN 7441-SN 74141-SN7447.

Terminali da collegare al dispositivo di alimentazione per illuminare i segmenti corrispondenti del display							Cifra che appare sul display
A	B	C	D	E	F	G	
x	x	x	x	x	x		0
	x	x					1
x	x		x	x		x	2
x	x	x	x			x	3
	x	x			x	x	4
x		x	x		x	x	5
		x	x	x	x	x	6
x	x	x					7
x	x	x	x	x	x	x	8
x	x	x			x	x	9

REALIZZAZIONE DI UN CONTATORE PER 10

Il nostro contatore è equipaggiato con una decade 7490, della quale abbiamo già studiato il funzionamento e da un decodificatore 7447. Lo schema generale è quello della figura 4-23.

Il montaggio sul simulatore, creerebbe le difficoltà eccessive; si è quindi preferito realizzare un piccolo circuito stampato, rappresentato in figura 4-24. La faccia superiore, dopo aver installato gli elementi, presenta l'aspetto della figura 4-25.

Dopo aver collegato i piedini d'alimentazione al + ed al − 5V, e il capo d'ingresso all'uscita del circuito anti-rimbalzo, il display riprodurrà, di seguito, la sequenza delle cifre decimali 0, 1, 2, 3, 4, 5, 6, 7, 8, 9, 0, 1 ... etc. sino all'applicazione di un nuovo impulso.

Collegando l'ingresso della decade ad un generatore da 1 Hz, si ottiene la regolare successione di ciascuna delle cifre.

Questo circuito costituisce l'elemento base di un orologio elettronico il cui studio esula da questa trattazione.

Osservazione: In questo circuito il punto non è collegato ed i capi RO sono messi a massa.

Il punto decimale

Sia sui tubi NIXIE che sui display esiste, posto all'interno, il punto decimale la cui accensione è spesso ottenuta non tramite il decodificatore, ma da un commutatore meccanico, che procede, secondo la posizione, alla connessione del punto al circuito d'alimentazione al fine di ottenere la suddivisione di un numero formato in funzione della necessità.

Divisori digitali

La divisione di frequenza è una forma di conteggio che si propone di ottenere un impulso in uscita per *n* impulsi in ingresso, ove *n* non può essere un numero qualsiasi.

La differenza con l'operazione di conteggio risulta dal fatto che non è noto lo stato dei circuiti dopo di ogni impulso. Durante questi esperimenti, abbiamo studiato con un circuito integrato SN7490, come dividere una frequenza con un numero pari o dispari da 2 a 9.

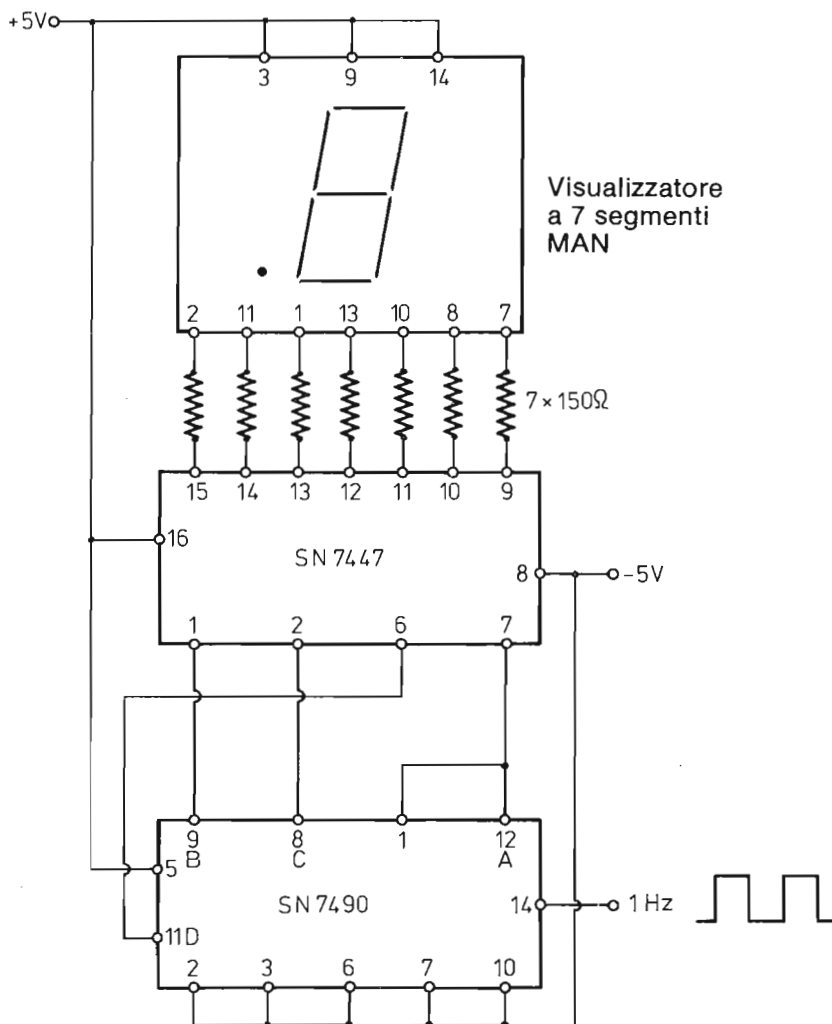



Figura 4-23

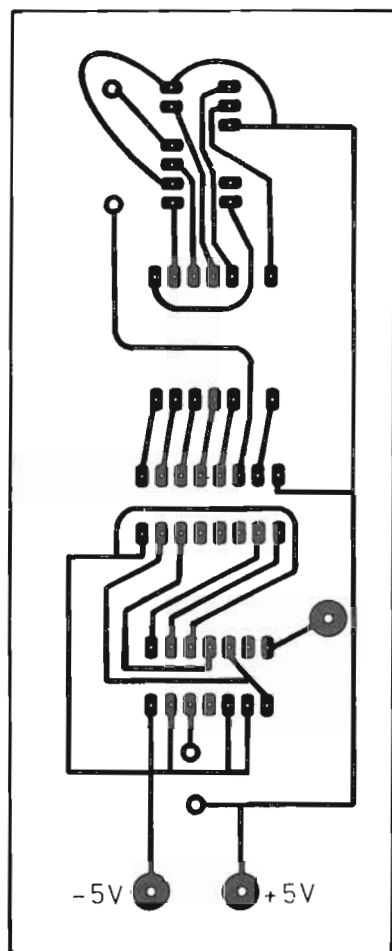



Figura 4-24.

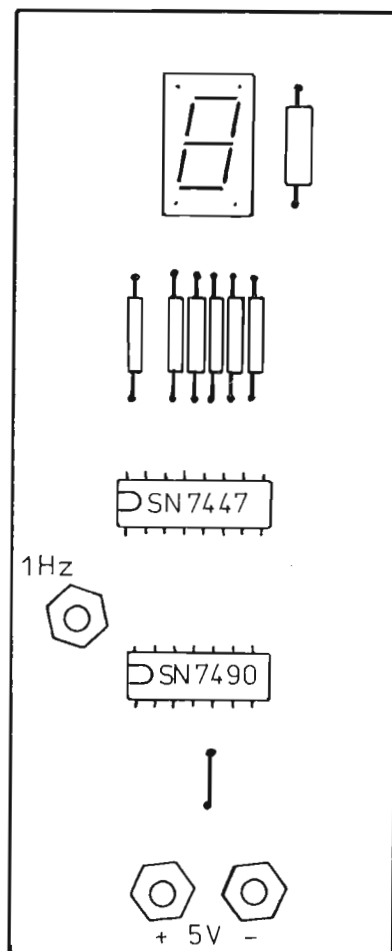



Figura 4-25.

Ciò ci permetterà, impiegando più integrati posti in serie, di ottenere qualsiasi combinazione.

Supponiamo che partendo dalla frequenza di 50 Hz si voglia ottenere una frequenza di 1 Hz: dovremo impiegare un divisore per 5 al quale dovrà seguire un divisore per 10.

Negli orologi elettronici, un divisore per 60 sarà necessario per ottenere un'ora partendo da 60 minuti. Ciò si otterrà con l'impiego di un divisore per 10 seguito da un divisore per 6, o inversamente.

Questi esempi sono sufficienti a comprendere l'importanza dei divisori di frequenza, allo stesso modo è interessante poter disporre di una serie di divisori per 2 - 3 - 4 - 5 - 6 - 7 - 8 - 9 - 10 - 11 la cui combinazione ci offrirà tutte le possibilità.

Per esempio, accoppiando un divisore per 4 con un divisore per 6 potremo ottenere un divisore per 24, e se faremo seguire questa combinazione da un divisore per 7 potremo ottenere infine un divisore per 168.

Le tre divisioni, citate come esempio, possono essere effettuate in un ordine qualsiasi.

Divisione per 10

Il montaggio dell'SN7490, si effettua sul simulatore seguendo lo schema della figura 4-26. La tensione alla frequenza F/10 può essere prelevata sia dall'uscita D, sia dall'uscita C.

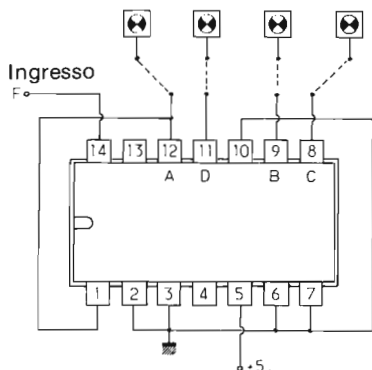



Figura 4-26

Nel primo caso, D rimane a zero durante otto periodi su 10 e passa a uno durante due periodi su 10.

La tensione prelevata in C rimane a zero solo durante sei periodi su 10.

Divisione per un numero diverso da 10

Al fine di comprendere le differenti combinazioni che abbiamo proposto, riprendiamo il precedente montaggio sul simulatore e visualizziamo la successione degli stati delle quattro uscite A, B, C e D della decade collegando ognuna di esse ad un diodo LED.

La tabella degli stati è la seguente:

Numero di azioni sull'anti-rimbalzi	A	B	C	D
0	0	0	0	0
1	1	0	0	0
2	0	1	0	0
3	1	1	0	0
4	0	0	1	0
5	1	0	1	0
6	0	1	1	0
7	1	1	1	0
8	0	0	0	1
9	1	0	0	1
10	0	0	0	0

Il visualzizatore può essere riportato a zero in qualsiasi momento; per fare ciò è sufficiente staccare le uscite 2 e 3 dalla massa, il che equivale a portarle allo stato 1.

Si può ugualmente portare la visualizzazione a 9 staccando dalla massa i terminali 6 e 7.

Interpretazione della tabella

Sul montaggio precedente, sopprimiamo le connessioni dei piedini 2 e 3 con la massa, e colleghiamo l'uscita B al piedino 2 e la C al piedino 3.

Inviamo, tramite il circuito anti-rimbalzi, degli impulsi all'ingresso. Al sesto impulso la decade ripassa a 0. Abbiamo quindi realizzato un divisore di frequenza per 6.

Dalla precedente tabella si possono rilevare le diverse connessioni da effettuare per ottenere differenti rapporti di divisioni.

Divisione per 3: collegare A al 2 e B al 3
Divisione per 4: collegare C al 2 ed il 3 rimane in aria
Divisione per 5: collegare A al 2 e C al 3
Divisione per 6: collegare B al 2 e C al 3
Divisione per 7: collegare D al 2 ed il 3 rimane in aria
Divisione per 9: collegare A al 2 e D al 3

La divisione per 7 è un pò più complessa, la si può ottenere realizzando il montaggio della figura 4-27.

Come si può vedere, è necessario impiegare tre NAND supplementari a tre ingressi.

Si può comunque procedere con maggiore semplicità.

Connettere i piedini 2 e 3 alla massa e collegare B al 6 e C al 7. Quando la decade arriva nello stato 6 si ha il passaggio allo stato 9. L'impulso seguente, cioè il 7°, fa passare la decade a 0.

Osservazione: Si può dividere per due utilizzando solamente il primo oscillatore. L'ingresso si effettua sul 14 e l'uscita sul 12.

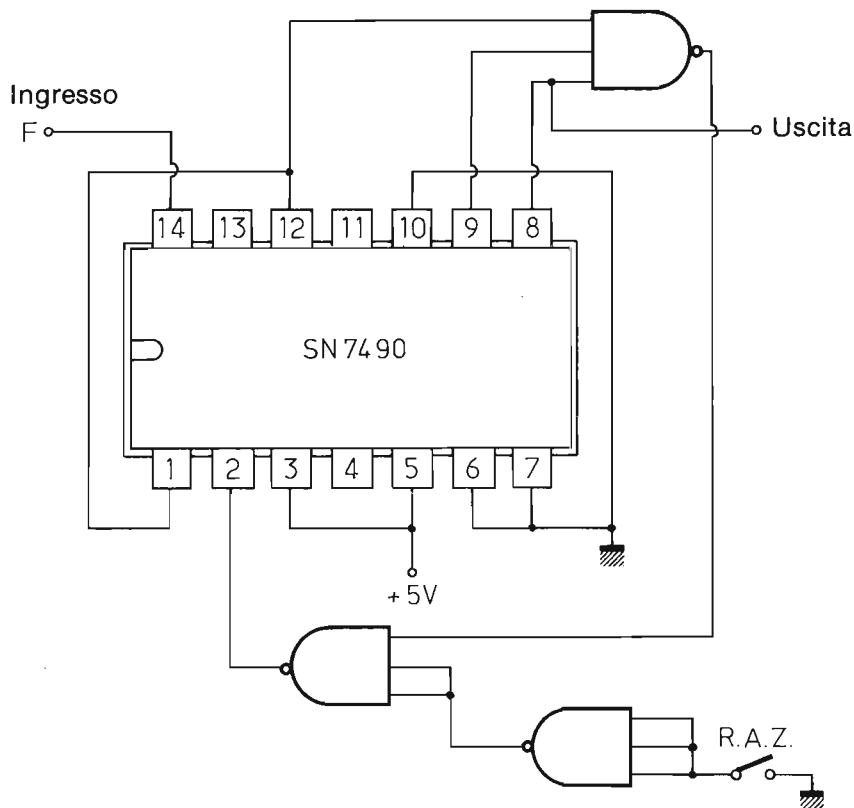



Figura 4-27

Allo stesso modo si può dividere per 5 sopprimendo il collegamento che unisce 1 a 12 ed impiegando 1 quale ingresso e 12 come uscita.

Si possono effettuare delle divisioni più complesse: basta moltiplicare le decadi, l'uscita D della prima comanda l'ingresso A della seconda, e così di seguito. La divisione totale è uguale al prodotto delle divisioni di ogni decade.

Sarà così possibile montare di seguito tre divisori per 10, per ottenere un divisore per 1000, e applicare all'ingresso il segnale proveniente dal generatore da 5 kHz. La frequenza di 5 Hz potrà essere visualizzata all'uscita.

REALIZZAZIONE DI UNA UNITA' VISUALIZZATRICE CON DISPLAY

Per visualizzare in cifre del sistema decimale i risultati dei precedenti esperimenti visualizzati in sistema binario, è necessario poter disporre di una unità visualizzatrice equipaggiata con un display a 7 segmenti e impiegare un appropriato decodificatore.

A questo scopo, realizzeremo una unità visualizzatrice indipendente. Il disegno del circuito stampato, lato rame, è raffigurato in figura 4-28 e la faccia frontale in figura 4-29.

Il circuito da realizzare è quello della figura 4-23, i 7 resistori saranno posti dal lato circuito stampato.

Le 8 boccole saranno impiegate per effettuare le connessioni con la decodifica e l'alimentazione.

Il nostro circuito è equipaggiato con un visualizzatore Monsanto MAN 5 oppure 7 e con un decodificatore SN7447, che sarà posto sul simulatore.

L'insieme è sistemato in un contenitore plastico TEKO P/2.

E' possibile considerare, allo stesso modo, la realizzazione di una unità a due o tre displays.

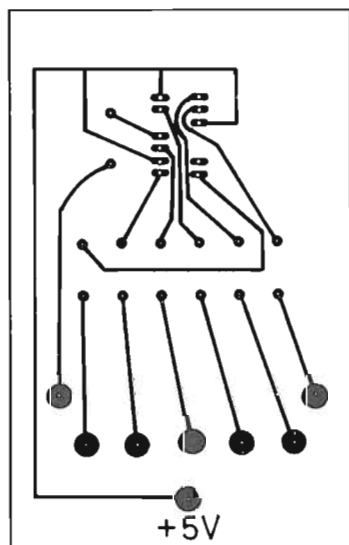



Figura 4-28.

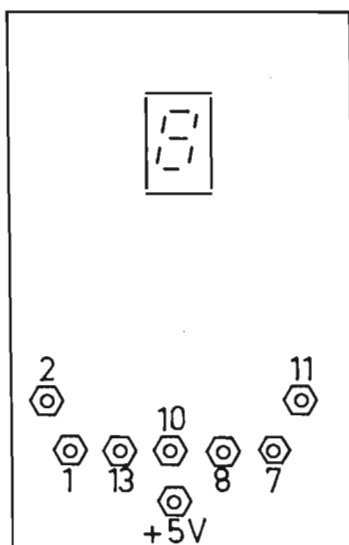



Figura 4-29.

VISUALIZZAZIONE MEMORIZZATA

E' interessante, per usi particolari, poter lasciare visualizzato il risultato di un calcolo mentre si effettua il conteggio seguente: la prima visualizzazione viene cancellata solo alla fine dell'operazione. In questo caso si intercala fra la decade ed il decodificatore un circuito integrato "MEMORIA" che immagazzina le informazioni.

Le memorie

Esistono due tipi di memorie.

1. Le memorie MORTE o R.O.M. (Read Only Memories).

Queste memorie sono programmate una volta per tutte e utilizzate solo in lettura. Le informazioni che possiamo avere in determinati punti sono fissate in precedenza.

Così, se abbiamo misurato il valore esatto della frequenza d'accordo d'un ricevitore, con l'aiuto di un frequenzimetro, il visualizzatore necessita di una ROM che ricordi costantemente il valore della frequenza intermedia (FI) del ricevitore.

Questo tipo di memoria presenta scarso interesse per l'amatore.

2. Le memorie VIVE a lettura e scrittura. R.A.M.

Contrariamente alle precedenti, questo tipo di circuito si distingue per il numero totale delle informazioni che può immagazzinare e non per gli elementi di queste informazioni.

Una memoria viva si caratterizza per il numero n delle sue posizioni, o come si fa più comunemente, dal numero n di bits. Le memorie più comuni sono a 4, 16 o 64 bits.

Memorie a 4 bits

Prenderemo in esame solamente le memorie a 4 bits. Il tipo più conosciuto è l'SN7475, la cui disposizione dei terminali è rappresentata in figura 4-30.

Si utilizzerà per la realizzazione pratica del circuito, la scatola di connesioni a 16 terminali.

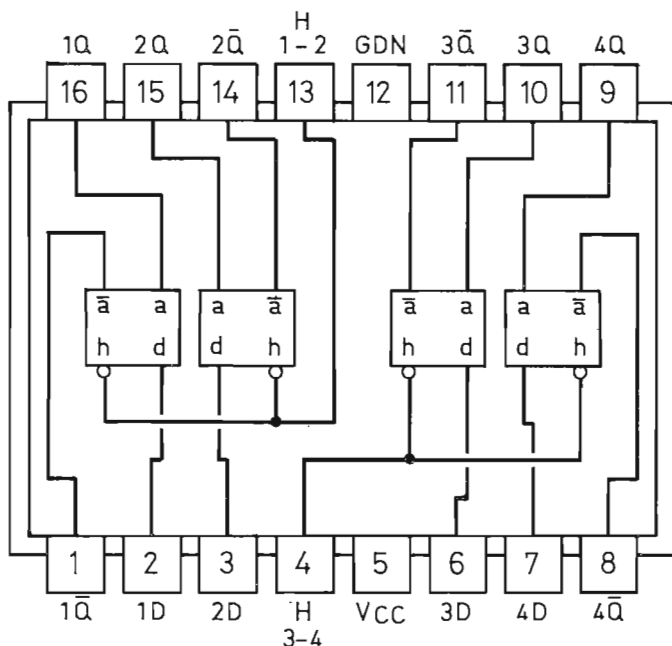



Figura 4-30.

L'SN7475 contiene 4 oscillatori indipendenti molto simili all'oscillatore di tipo D, salvo per quanto concerne l'ingresso CLOCK comune a due oscillatori.

Ogni oscillatore ha un'ingresso D, un'ingresso Temporizzatore H e due uscite Q e Q. Come in tutti i bistabili allorchè una delle uscite è a 1, l'altra è a 0.

Il funzionamento di un oscillatore è il seguente.

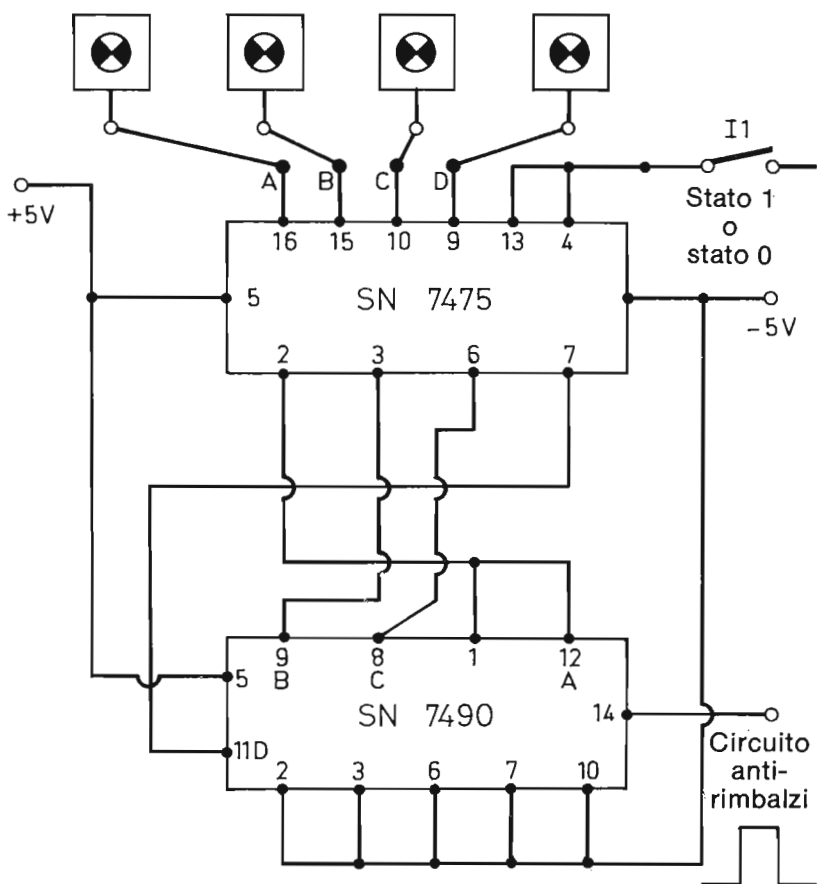



Figura 4-31.

Quando H è allo stato 0, l'ingresso D non è preso in considerazione e l'uscita rimane allo stato iniziale, indipendentemente dal numero degli impulsi applicati a D. Quando H è allo stato 1 sussiste una trasmissione diretta di D in Q ed inversamente in $\overline{Q}$ ($Q = D$, $\overline{Q} = \overline{D}$).

Se durante questo tempo D cambia di stato, l'uscita Q segue lo stesso comportamento.

Di contro, se H ripassa a 0, le uscite Q e $\overline{Q}$ guardano i valori che a loro si presentano al momento dell'annullamento di H e non sono più influenzate dai cambiamenti di stato di D e ciò sino a che H ripassa allo stato 1.

Lo schema di principio del circuito dimostrativo è quello in figura 4-31.

Esperimenti

Montare il simulatore seguendo lo schema precedente, poi effettuare le seguenti operazioni.

La decade è allo stato 0.

— Portare H_1 e H_2 allo stato 1.

— Applicare diversi impulsi sull'ingresso della decade 7490 (ad esempio 4 impulsi).

La visualizzazione passa successivamente a 1, 2, 3, 4.

— Effettuare un azzeramento (RAZ) mettendo gli ingressi 2 e 3 del 7490 allo stato 1 e staccandoli da massa.

La visualizzazione ripassa a 0.

— Ricondurre H_1 e H_2 allo stato 0.

Applicare diversi impulsi all'ingresso della decade 7490 (ad esempio 6 impulsi). La visualizzazione rimane sempre a zero.

— Ricondurre H_1 e H_2 allo stato 1.

Si visualizzerà 6.

— Ricondurre H_1 e H_2 allo stato 0.

Si leggerà sempre 6.

— Applicare due nuovi impulsi sull'ingresso della decade 7490 (ad esempio 2 impulsi).

La visualizzazione è sempre a 6.

— Portare H_1 e H_2 allo stato 1.

Si leggerà 8.

— Ricondurre H_1 e H_2 allo stato 0.

Si leggerà sempre 8.

— Effettuare un RAZ (azzeramento).

Si leggerà ancora 8.

— Applicare un nuovo treno d'impulsi, per esempio 5, all'ingresso del 7490.

La visualizzazione rimane sempre a 8. L'I.C. ha memorizzato bene.

— Portare di nuovo H_1 e H_2 allo stato 1.

La visualizzazione passa allora a 5.

Si sono così cancellati i vecchi dati e si fanno entrare i nuovi.

Nota. - Questo tipo di memoria comporta tanti ingressi e uscite quanti sono i numeri di informazioni da memorizzare; ciò limita il numero dei bits.

Nelle memorie a 16 bits o più, gli oscillatori sono disposti secondo una matrice.

REGISTRO A SCORRIMENTO

Un registro a scorrimento è un sistema sequenziale di più punti memoria sui quali è possibile visualizzare le differenti cifre (0 o 1) di un numero espresso in forma binaria. In più esso possiede una proprietà fondamentale.

In un tale registro è possibile provocare lo scorrimento della visualizzazione sia a destra che a sinistra, tramite un impulso di comando applicato ad un apposito ingresso. Dopo questo comando, qualsiasi cifra che si trovava inizialmente al punto di visualizzazione, si ritrova in un nuovo punto di visualizzazione a destra o a sinistra.

Se nel caso di una progressione verso destra, il registro visualizza 1000 (registro a 4 bits), si troverà dopo una prima progressione verso destra o 0100, quindi dopo un secondo comando 0010.

Figura 4-32.

E' possibile entro ogni comando, introdurre nella posizione più a sinistra, una cifra 0 o 1.

Montaggio

Il registro a scorrimento, il cui schema è raffigurato in figura 4-32, impiega il circuito 7474, bistabile flip-flop tipo D avente due oscillatori. Si tratta di un registro statico, il che significa che la nozione del tempo non interviene durante l'invio degli impulsi di progressione che si può interrompere senza che l'informazione scompaia: ciò a differenza di quanto avviene nei registri cosiddetti "dinamici" che esigono che il tempo che separa due impulsi progressivi non superi un certo scarto massimale, pena la cancellazione dell'informazione.

Nella nostra realizzazione, la progressione si effettuerà da sinistra a destra.

Si dispone di un'uscita per punto di memoria e d'un ingresso per punto di memoria.

Il montaggio non necessita di azzeramento; è sufficiente, poichè si tratta di un registro a 4 oscillatori atto a inviare quattro comandi di progressione, senza la necessità di inviare un segnale all'ingresso, per azzerare tutti gli oscillatori.

Il montaggio sul simulatore è raffigurato in figura 4-33.

A
B
C
D
+5V
SN 7474
SN 7474
D2
T2
Q2
D1
T1
Q1
D4
T4
Q4
D3
T3
Q3
Anti-rimbalzi
I_1
- 5V

Figura 4-33.

Esperimenti

— Portare I_1 a 0.

— Alimentare il simulatore.

— Scollegare provvisoriamente Q_4 da D_1.

— Portare I_1 a 1.

— Visualizzare 1 inviando, tramite l'anti-rimbalzi, un impulso.

— Ricollegare Q_4 a D_1.

— Far proseguire il registro agendo sull'anti-rimbalzi. La situazione può essere riassunta dalla seguente tabella:

Impulso	A	B	C	D	
1	1	0	0	0	
2	0	1	0	0	
3	0	0	1	0	
4	0	0	0	1	
5	1	0	0	0	ritorno allo stato iniziale
6	0	1	0	0	
..	..	..	..	..	

Secondo esperimento

— Iniziare le operazioni come precedentemente.

— Visualizzare due 1 successivamente.

— Ricollegare Q_4 a D_1

— Far proseguire la visualizzazione.

La situazione può essere riassunta nel modo seguente:

Impulso	A	B	C	D
1	1	1	0	0
2	0	1	1	0
3	0	0	1	1
4	1	0	0	1

— Procedere alla cancellazione della visualizzazione portando I_1 a 0 e facendolo progredire.

Terzo esperimento

Inserimento di 0 e di 1.

— Il simulatore è montato come precedentemente.

— Scollegare Q_4 da D_1.

— Portare I_1 a 1. Visualizzare 1.

— Portare I_1 a 0. Visualizzare 0.

— Visualizzare un secondo 0.

— Portare 1_1 a 1. Visualizzare 1.

— La visualizzazione è ora 1001.

— Ricollegare Q_4 a D_1.

— Far progredire la visualizzazione.

— E' evidente che tutte le combinazioni di 0 e di 1 sono possibili.

Registro a due sensi di scorrimento

Può essere interessante disporre di un registro nel quale le informazioni possono sportarsi, a piacimento, da destra a sinistra o da sinistra a destra.

Questa possibilità ci viene offerta dal registro a 4 bits 7495, con il quale equipaggiamo il nostro simulatore. La disposizione dei terminali del circuito è rappresentata in figura 4-34.

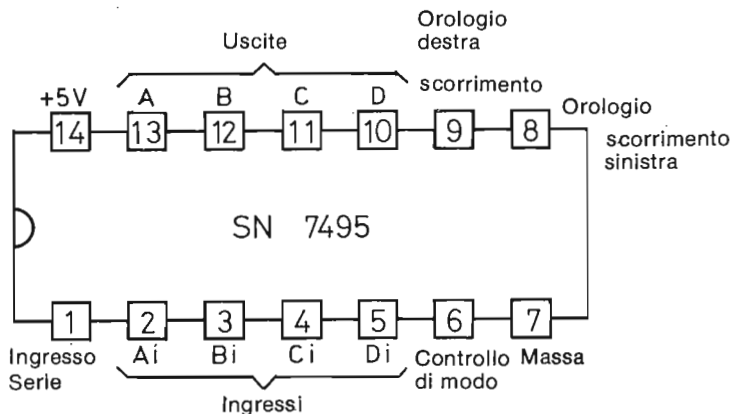



Figura 4-34.

Come si vede, questo circuito comporta un ingresso serie, quattro ingressi paralleli per l'applicazione dei dati, un'ingresso controllo di modo, due ingressi temporizzatori e quattro uscite A B C D.

Il circuito integrato costituisce una memoria molto interessante, poichè permette l'ingresso e la lettura, sia in serie, con scorrimento destra-sinistra, che in parallelo.

I due ingressi temporizzatori possono essere collegati assieme. In queste condizioni, solo l'ingresso controllo di modo determina il modo di caricamento.

Esperimenti

Il montaggio sul simulatore è rappresentato in figura 4-35.

Le quattro uscite sono collegate rispettivamente a quattro indicatori logici.

I due ingressi orologio sono collegati all'uscita di un circuito antirimbalzi.

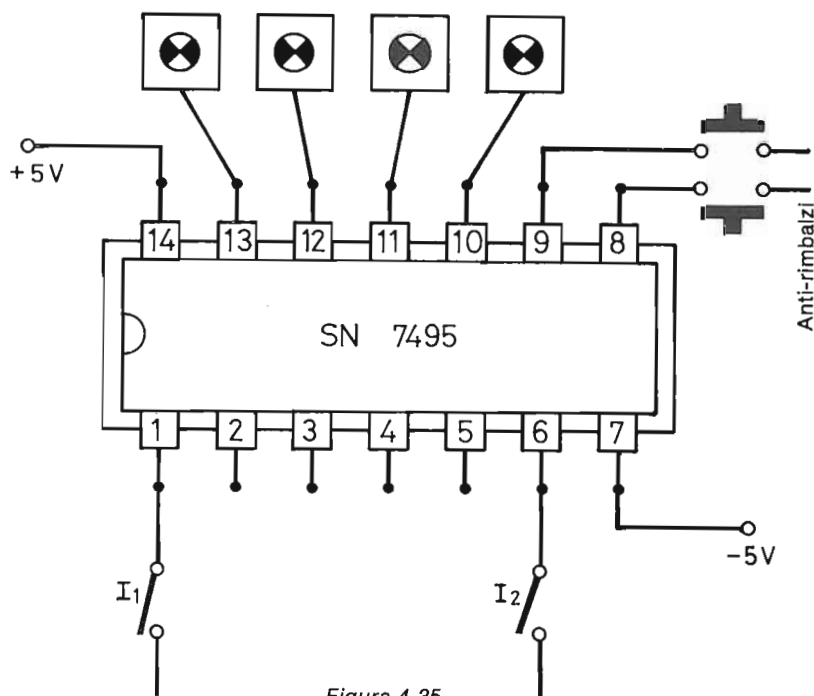



Figura 4-35

Primo esperimento

Scorrimento a destra, registrazione serie.

— Portare l'ingresso controllo di modo (piedino 6) a massa (stato 0).

— Portare l'ingresso serie (piedino 1) allo stato 1.

— Applicare, tramite l'antirimbalzi, un impulso al piedino 9.

Lo stato 1 viene registrato in A.

— Riportare l'ingresso serie (piedino 1) allo stato 0.

— Applicare un secondo impulso di orologio.

Lo stato 0 sarà registrato in A, mentre il precedente stato 1 in B. Si ha registrazione e scorrimento del registro verso destra.

— Riportare l'ingresso serie (piedino 1) allo stato 1.

— Applicare un nuovo impulso di orologio.

Quest'ultimo stato viene registrato in A e si assiste a un nuovo scorrimento verso destra.

— Lasciare l'ingresso serie (piedino 1) allo stato 1.

— Applicare un impulso di orologio.

Le osservazioni precedenti vengono confermate.

Ad ogni impulso di orologio (temporizzazione) i dati in ingresso si spostano verso destra.

La situazione può essere riassunta dalla tabella seguente:

Impulso	A	B	C	D
1	1	0	0	0
2	0	1	0	0
3	1	0	1	0
4	1	1	0	1

Secondo esperimento

Scorrimento a destra-Caricamento parallelo.

Il montaggio è quello rappresentato nella figura 4-36.

— Portare il controllo di modo (piedino 6) allo stato 1 e l'ingresso serie (piedino 1) allo stato 0.

— Registrare sugli ingressi Ai, Bi, Ci, Di, per esempio gli stati 1010 con un generatore di stati.

— Applicare un impulso di temporizzazione (o di orologio) sull'ingresso di orologio spostamento a sinistra (piedino 8).

I dati in ingresso sono trasferiti all'uscita sul fronte discendente dell'impulso.

— Portare il controllo di modo (piedino 6) allo stato 0.

Applicare un impulso di orologio all'ingresso orologio scorrimento a destra (piedino 9). Si ottiene lo scorrimento dei dati.

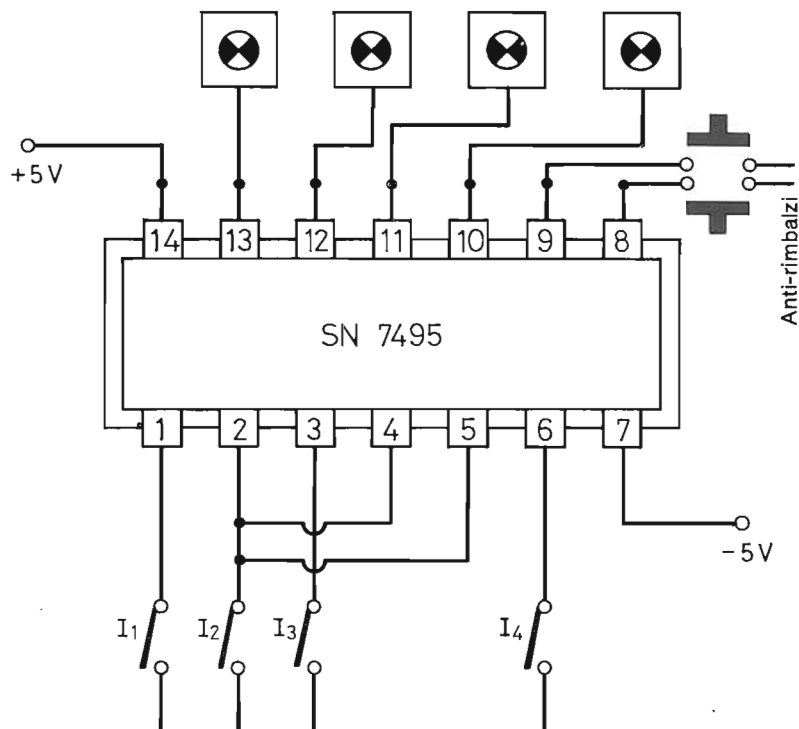



Figura 4-36.

Terzo esperimento

Scorrimento a sinistra.

Il montaggio sul simulatore è indicato nella figura 4-37.

Collegare l'uscita D all'ingresso Ci, l'uscita C all'ingresso Bi, l'uscita B all'ingresso Ai. L'ingresso serie è costituito dall'ingresso Di.

Il controllo di modo (piedino 6) è allo stato 1.

— Portare Di allo stato 1.

— Applicare, tramite l'anti-rimbalzi, un impulso di orologio all'ingresso 8.

Lo stato di Di viene registrato in D.

— Essendo Di sempre allo stato 1, applichiamo un secondo impulso.

Il primo dato passa in C, il secondo viene registrato in D.

— Portiamo Di allo stato 0.

Questo stato è registrato da un terzo impulso.

— Riportiamo D allo stato 1 e registriamo questo con un quarto impulso.

La situazione può essere riassunta nel modo seguente:

Impulso	A	B	C	D
1	0	0	0	1
2	0	0	1	1
3	0	1	1	0
4	1	1	0	0

Si ottiene la registrazione dello stato dei dati e lo scorrimento verso sinistra.

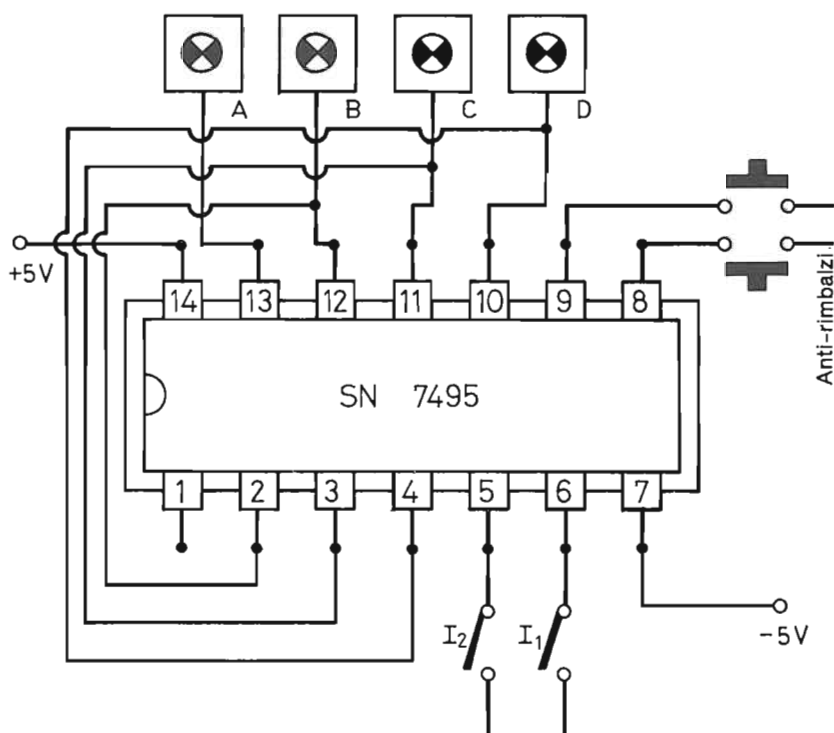



Figura 4-37

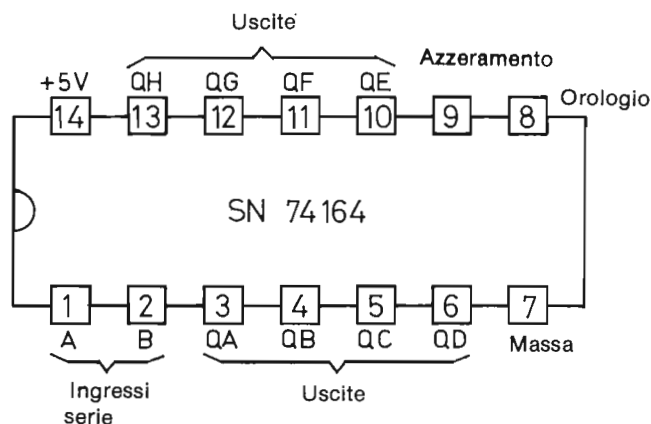



Figura 4-38.

Registro a scorrimento di 8 bits

Il circuito integrato 74164 è un registro a scorrimento ad ingressi ed uscite parallele. La disposizione dei terminali è rappresentata in figura 4-38.

Il circuito è dotato di un azzeramento (piedino 9), indipendente dall'ingresso, che deve essere collegato a massa.

La registrazione dei dati si effettua sui due ingressi (A e B) di cui uno serve per convalida.

Quest'ultimo deve essere allo stato 1 mentre i dati vengano applicati all'altro.

Esperimenti

Il montaggio sul simulatore è rappresentato in figura 4-39. Questo comporta solo cinque indicatori logici per cui si controllerà lo scorrimento su 5 bits.

— Portare l'ingresso A a livello 1.

— Portare l'ingresso B a livello 1.

— Applicare un impulso di orologio tramite l'anti-rimbalzo.

Il dato è registrato in QA sul fianco di salita dell'impulso.

— Portare l'ingresso B allo stato 0.

— Applicare un nuovo impulso di orologio.
QA visualizza 0 e QB visualizza 1.

I dati presenti in B scorrono verso destra.

— Portare A a livello 0 e verificare che i dati già presenti in B non sono più registrati, benché lo scorrimento prosegua.

— Riportare A a livello 1 e continuare a registrare i dati su B con scorrimento.

Contatori avanti-indietro

Esistono delle decadi reversibili, che impiegano due ingressi diversi, uno per il conteggio normale, l'altro per il conteggio alla rovescia.

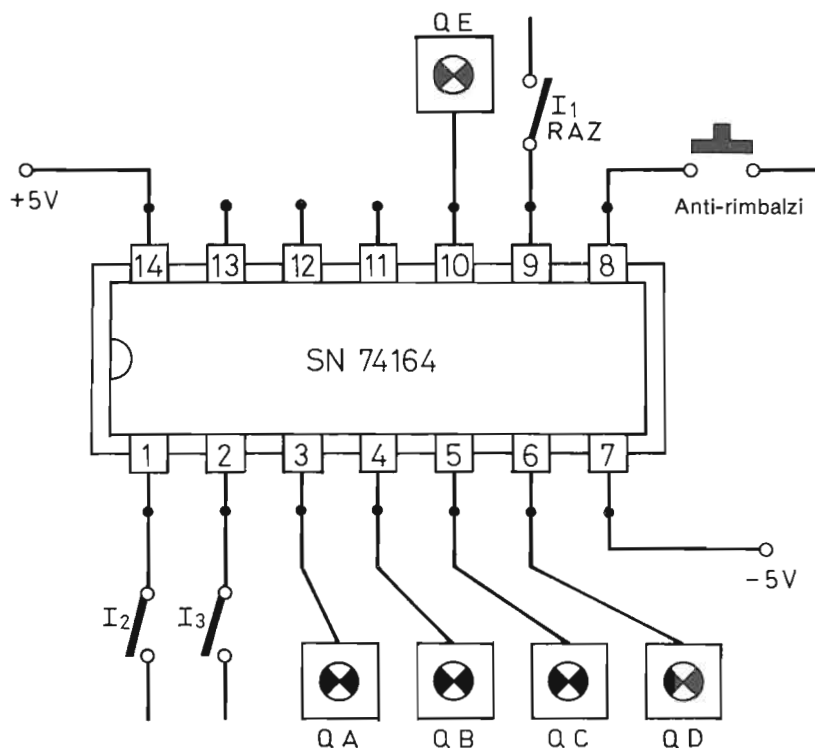



Figura 4-39.

Il contatore alla rovescia è usato per esempi in certi giochi televisivi, ove il giocatore ha a disposizione un tempo limitato di riflessione.

Un circuito integrato di conteggio avanti-indietro può essere l'SN74192, la cui disposizione dei terminali è rappresentata in figura 4-40.

Questo circuito è costituito da porte e 4 oscillatori JK, interconnessi in modo da costituire un divisore per 10, che può funzionare in avanti o indietro, secondo lo stato dei due ingressi d'orologio, l'uno comandante il conteggio avanti, l'altro il conteggio indietro.

L'uscita si effettua in codice BCD e la sequenza è l'equivalente lineare dei numeri decimali.

La decade può essere preposizionata; in altre parole il conteggio può iniziare a partire da un numero qualsiasi, compreso tra 0 e 9. Per far ciò, è sufficiente presentare in binario, sugli ingressi ABCD, il numero partendo dal quale deve aver inizio il conteggio, e portare l'ingresso di preposizionamento allo stato 0.

Inviando gli impulsi sull'ingresso orologio di conteggio avanti o ingresso orologio

conteggio indietro, l'operazione si effettuerà partendo dal numero preposizionato. Nei due casi, è il fianco di salita dell'impulso che comanda la decade.

Il circuito integrato è dotato di due uscite riporto e ritenuta, che permettono la realizzazione di contatori più complessi.

Un impulso positivo all'ingresso di azzeramento, preposiziona le uscite a livello zero.

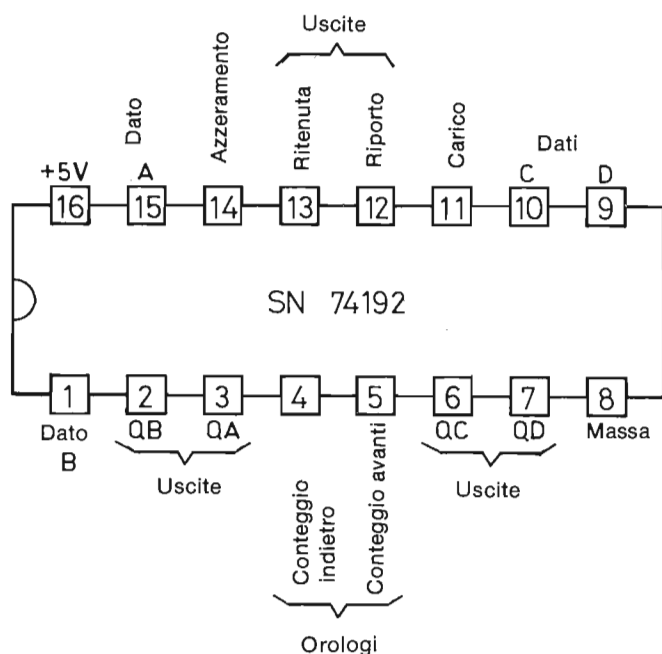



Figura 4-40

Esperimenti

Il simulatore viene montato secondo lo schema della figura 4-41.

— Fare un azzeramento portando l'ingresso RAZ (piedino 14) a livello 1, staccandolo dalla massa.

Rimettere l'ingresso RAZ (piedino 14) a massa dopo aver eseguito questa operazione.

— Inviare gli impulsi dell'anti-rimbalzi all'ingresso orologio di conteggio avanti.

Il numero degli impulsi è visualizzato in binario sugli indicatori logici.

Inviare per esempio 9 impulsi: leggeremo 1001.

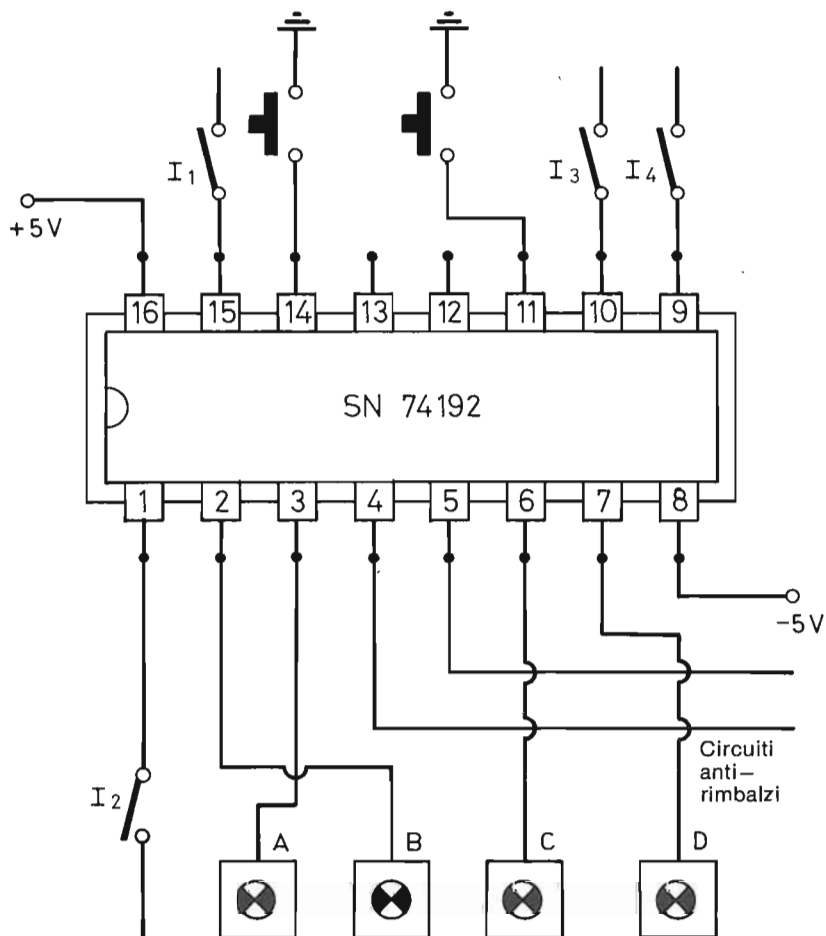



Figura 4-41.

— Inviare gli impulsi dell'anti-rimbalzi all'ingresso orologio conteggio indietro.

A ciascun impulso, si ha la detrazione di una unità

— Preposizionamento.

Con l'aiuto degli interruttori di stati, applicare sugli ingressi di preposizionamento una combinazione in binario di un numero compreso tra 0 e 9.

— Per preposizionare gli ingressi, portare il piedino 11 allo stato 0; le uscite assumono così lo stato degli ingressi.

— Riportare il terminale 11 allo stato 1 e proseguire nel conteggio avanti e nel conteggio indietro, come precedentemente.

— Si potranno collegare le uscite agli ingressi ABCD di una decodifica SN7447 seguita da un display a 7 segmenti seguendo le indicazioni della figura 4-16.

Si otterrà il conteggio avanti o indietro con visualizzazione delle cifre da 0 a 9.

Conteggio avanti e indietro con il circuito SN7413.

La disposizione dei terminali di questo circuito integrato è stata identica in precedenza, ma esso offre la particolarità di contare in avanti o indietro in binario secondo una sequenza da 0 a 15.

Il montaggio e gli esperimenti sono identici ai precedenti.

Bibliografia

I montaggi descritti in questo libro sono stati realizzati dall'autore e le osservazioni che li accompagnano sono il frutto del suo lavoro personale.

Dobbiamo tuttavia menzionare alcuni documenti che hanno ispirato la realizzazione di certi montaggi.

— Note d'applicazione N56-JT-109 del Laboratorio Sescosem: Introduzione all'impiego dei Circuiti Integrati Digitali di J.P. OEHMICHEN.

— Articoli delle riviste Sperimentare, Selezione Radio-TV, Nuova Elettronica, Le Haute Parleur.

— Note Amtron

15

CIRCUITI INTEGRATI DIGITALI

GRUPPO EDITORIALE JACKSON